

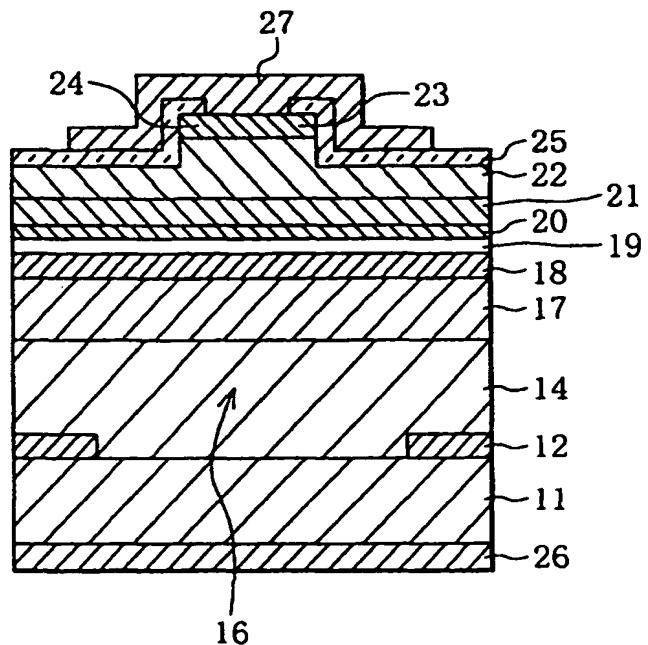


PCT

特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類6 H01S 3/18</p>	<p>A1</p>	<p>(11) 国際公開番号 WO00/04615</p> <p>(43) 国際公開日 2000年1月27日(27.01.00)</p>						
<p>(21) 国際出願番号 PCT/JP99/03788</p> <p>(22) 国際出願日 1999年7月14日(14.07.99)</p> <p>(30) 優先権データ</p> <table border="0"> <tr> <td>特願平10/198512</td> <td>1998年7月14日(14.07.98)</td> <td>JP</td> </tr> <tr> <td>特願平10/355683</td> <td>1998年12月15日(15.12.98)</td> <td>JP</td> </tr> </table> <p>(71) 出願人 (米国を除くすべての指定国について) 富士通株式会社(FUJITSU LIMITED)[JP/JP] 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa, (JP)</p> <p>(72) 発明者 ; および</p> <p>(75) 発明者 / 出願人 (米国についてのみ) 倉又朗人(KURAMATA, Akito)[JP/JP] 堀野和彦(HORINO, Kazuhiko)[JP/JP] 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa, (JP)</p> <p>(74) 代理人 高橋敬四郎(TAKAHASHI, Keishiro) 〒110-0016 東京都台東区台東3丁目40番10号 村上ビル5階 高橋来山特許事務所 Tokyo, (JP)</p>		特願平10/198512	1998年7月14日(14.07.98)	JP	特願平10/355683	1998年12月15日(15.12.98)	JP	<p>(81) 指定国 JP, KR, US</p> <p>添付公開書類 国際調査報告書</p>
特願平10/198512	1998年7月14日(14.07.98)	JP						
特願平10/355683	1998年12月15日(15.12.98)	JP						

(54)発明の名称 半導体レーザ、半導体装置及びその製造方法



(57)要約

SiCからなる基板の表面上に、 $Al_xGa_{1-x}N$ パターン ($0 \leq x \leq 1$) が形成されている。 $Al_xGa_{1-x}N$ パターンは、面内に離散的に分布する。基板の表面及び $Al_xGa_{1-x}N$ パターンを $Al_yGa_{1-y}N$ バッファ層 ($0 \leq y \leq 1$) が覆う。 $Al_yGa_{1-y}N$ バッファ層の上にレーザ構造が形成されている。素子抵抗の増加を抑制し、かつ転位密度も低減することが可能な半導体レーザが提供される。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AL	アルバニア	EE	エストニア	LC	セントルシア	SD	スーダン
AM	アルメニア	ES	スペイン	LI	リヒテンシュタイン	SE	スウェーデン
AT	オーストリア	FI	フィンランド	LK	スリ・ランカ	SG	シンガポール
AU	オーストラリア	FR	フランス	LR	リベリア	SI	スロヴェニア
AZ	アゼルバイジャン	GA	ガボン	LS	レソト	SK	スロヴァキア
BA	ボスニア・ヘルツェゴビナ	GB	英国	LT	リトアニア	SL	シエラ・レオネ
BB	バルバドス	GD	グレナダ	LU	ルクセンブルグ	SN	セネガル
BE	ベルギー	GE	グルジア	LV	ラトヴィア	SZ	スワジランド
BF	ブルキナ・ファソ	GH	ガーナ	MA	モロッコ	TD	チャード
BG	ブルガリア	GM	ガンビア	MC	モナコ	TG	トーゴ
BJ	ベナン	GN	ギニア	MD	モルドヴァ	TJ	タジキスタン
BR	ブラジル	GW	ギニア・ビサオ	MG	マダガスカル	TZ	タンザニア
BY	ベラルーシ	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア共和国	TM	トルクメニスタン
CA	カナダ	HR	クロアチア			TR	トルコ
CF	中央アフリカ	HU	ハンガリー	ML	マリ	TT	トリニダード・トバゴ
CG	コンゴ	ID	インドネシア	MN	モンゴル	UA	ウクライナ
CH	スイス	IE	アイルランド	MR	モーリタニア	UG	ウガンダ
CI	コートジボアール	IL	イスラエル	MW	マラウイ	US	米国
CM	カメルーン	IN	インド	MX	メキシコ	UZ	ウズベキスタン
CN	中国	IS	アイスランド	NE	ニジェール	UZ	ウズベキスタン
CR	コスタ・リカ	IT	イタリア	NL	オランダ	VN	ヴェトナム
CU	キューバ	JP	日本	NZ	ニュージーランド	YU	ユーゴスラビア
CY	キプロス	KE	ケニア	NO	ノルウェー	ZA	南アフリカ共和国
CZ	チェッコ	KG	キルギスタン	PT	ポルトガル	ZW	ジンバブエ
DE	ドイツ	KP	北朝鮮	RO	ルーマニア		
DK	デンマーク	KR	韓国				

明細書

半導体レーザ、半導体装置及びその製造方法

技術分野

5

本発明は、半導体レーザ、半導体装置及びその製造方法に関し、特に、転位密度の低い半導体領域を有する半導体レーザ、半導体装置及びその製造方法に関する。

10 背景技術

近年、GaN系材料を用いた発光素子の開発が盛んであり、これまでに青色、緑色の高輝度発光ダイオード(LED)が製品化されている。また、青紫色レーザに関しても、本出願人を含めこれまでに多くの研究機関において室温発振が達成され、製品化に向けて精力的に研究が進められている。サファイア(Al_2O_3)基板を用いたGaN系レーザが作製され、1000時間の室温連続発振(CW発振)が確認されている(S. Nakamura et al., Japanese Journal of Applied Physics, vol. 35, p. L74, 1996参照)。

20 サファイア基板を用いた短波長半導体レーザの製造方法について簡単に説明する。まず、(0001)面を主面とするサファイア基板上に、低温でGaNバッファ層を形成する。以下、図39～図42を参照して、GaNバッファ層の形成方法を説明する。

図39に示すように、(0001)面を主面とするサファイア基板200の主
25 面上に、有機金属気相成長(MOVPE)により厚さ1～2 μm のGaN層201を成長させる。GaN層201の表面上に、化学気相堆積(CVD)によって厚さ100～300nmの SiO_2 膜を堆積させる。この SiO_2 膜を、フッ酸を用いてパターニングし、縞状の SiO_2 パターン202を残す。 SiO_2 膜のパターニング後、基板表面を十分水洗する。

図40に示すように、基板表面上に、MOVPEによりGaN層を成長させる。成長初期においては、GaN層201が露出している領域上にもGaN層203が成長する。GaN層の成長を続けると、横方向への成長が始まり、図41に示すように、SiO₂パターン202の上にもGaN層204が堆積し始める5。

さらに成長を続けると、相互に隣り合うGaN層204同士が接し、基板全面がGaN層で覆われる。最終的には、図42に示すように、表面がほぼ平坦なGaNバッファ層205が得られる。

図43は、GaNバッファ層205内の転位の状態を模式的に示す。サファイアとGaNとの格子不整合によって、サファイア基板200とGaN層201との界面から、転位206及び207がGaN層201内に延びる。SiO₂パターン202の配置された領域に形成された転位206は、SiO₂パターン202よりも上方には延びない。SiO₂パターン202の配置されていない領域においては、転位207がGaNバッファ層205内まで貫通して延びる。10

SiO₂パターン205の上方の領域208は、GaNの横方向の成長によって形成されたものである。このため、SiO₂パターン202の上方の領域208内には、転位が侵入せず、この領域208内の転位密度が低くなる。15

図44に示すように、図39から図42までの工程を繰り返し、SiO₂パターン209及びGaNバッファ層210を形成してもよい。この場合、基板法線方向から見たとき、SiO₂パターン209は、その下のSiO₂パターン202の配置されていない領域とほぼ重なるように配置される。20

GaNバッファ層205内の転位207の延伸が、SiO₂パターン209によって防止される。このため、GaNバッファ層205の上に、転位密度の低い2層目のGaNバッファ層210を形成することができる。この方法によると、25 GaNバッファ層全体の転位密度を低くすることができるが、工程数が増加し、製造コストの上昇につながる。

次に、GaNバッファ層の上に、レーザ構造を形成する方法を説明する。GaNバッファ層の上に、n型GaN中間層、n型Al_{0.09}Ga_{0.91}Nクラッド層、n型GaN光ガイド層 (separated confinement heterostructure (SCH) layer

）、InGa_N多重量子井戸層、p型Al_{0.18}Ga_{0.82}Nオーバフロー防止層、p型Ga_N光ガイド層、p型Al_{0.09}Ga_{0.91}Nクラッド層、及びp型Ga_Nコンタクト層を積層する。これらの層の成長は、例えばMOVPEにより行われる。

- 5 p型Ga_Nコンタクト層及びp型AlGa_Nクラッド層を部分的にドライエッチングしリッジ構造を残す。リッジ構造が残っていない領域にn型Ga_N中間層の一部を露出させる。全面をSiO₂膜で覆い、リッジ構造の上面の一部及びn型Ga_N中間層の表面の一部が露出するようにSiO₂膜をパターンニングする。露出したリッジ構造の表面上に、Ni/Auの2層構造を有するp側電極を形成
- 10 する。露出したn型Ga_N中間層の表面上に、Ti/Auの2層構造を有するn側電極を形成する。最後に、ドライエッチングにより、共振器面となる一对の平行な端面を形成する。

- ドライエッチングにより共振器端面を形成するのは、サファイア基板を劈開することが困難なためである。エッチングにより形成した共振器面は、劈開により
- 15 形成した共振器面に比べて平滑性に劣る。このため、サファイア基板を用いた短波長半導体レーザのしきい値電流が、劈開により共振器端面を形成した半導体レーザのそれに比べて大きい。例えば上述の半導体レーザのしきい値電流密度は3・6 kA/cm²程度である。

- また、サファイアに電気伝導性がないため、基板の裏面にn側電極を形成することができない。このため、n型Ga_N中間層の表面を露出させ、この部分にn
- 20 側電極を形成することが必要になる。

- サファイア基板を利用することの本質的な課題を解決するために、SiC基板を用いることが提案されている（A. Kuramata, K. Domen, R. Soejima, K. Hirono, S. Kubota and T. Tanahasi, Japanese Journal of Applied Physics Vol. 36 (1997) L1130、及びG. E. Bulman et al, Device Reserch Conferece IV-B-8, 1997参照）。
- 25

図45を参照して、SiC基板を用いた半導体レーザの製造方法を説明する。

(0001) Si面を主面とする六方晶の6H-SiC基板231を準備する。
SiC基板231にはn型導電性が付与されている。SiC基板231の表面上
に、MOVPEによりn型の $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ バッファ層232、n型のGa
Nバッファ層233、n型の $\text{Al}_{0.09}\text{Ga}_{0.91}\text{N}$ クラッド層234、n型のG
5 aN光ガイド層235、InGaN多重量子井戸層236、p型の $\text{Al}_{0.18}\text{Ga}_{0.82}\text{N}$ 電子ブロック層237、p型のGa
aN光ガイド層238、p型の $\text{Al}_{0.09}\text{Ga}_{0.91}\text{N}$ クラッド層239、及びp型のGa
Nコンタクト層240を順次
成長させる。

AlGa Nバッファ層232の厚さは $0.15\mu\text{m}$ 、Ga
Nバッファ層233
10 の厚さは $0.1\mu\text{m}$ 、 AlGa Nクラッド層234の厚さは $0.5\mu\text{m}$ 、Ga
N
光ガイド層235の厚さは $0.1\mu\text{m}$ である。これらのn型の層に添加された不
純物はSiであり、その濃度は $3 \times 10^{18}\text{cm}^{-3}$ である。

InGaN多重量子井戸層236は、アンドープの $\text{In}_{0.03}\text{Ga}_{0.97}\text{N}$ から
なる4層のバリア層とアンドープの $\text{In}_{0.15}\text{Ga}_{0.85}\text{N}$ からなる3層の井戸層
15 とを交互に積層した積層構造を有する。バリア層の厚さは 5nm であり、井戸層
の厚さは 4nm である。なお、バリア層を5層、井戸層を4層とし、バリア層の
厚さを 5nm 、井戸層の厚さを 2.5nm としてもよい。

AlGa N電子ブロック層237の厚さは 20nm 、Ga
N光ガイド層238
20 の厚さは $0.1\mu\text{m}$ 、 AlGa Nクラッド層239の厚さは $0.5\mu\text{m}$ 、Ga
N
コンタクト層240の厚さは $0.2\mu\text{m}$ である。これらのp型の層に添加された
不純物はMgであり、その濃度は $5 \times 10^{19}\text{cm}^{-3}$ である。

p型Ga
Nコンタクト層240及びp型 AlGa Nクラッド層239の一部を
エッチングし、一方向に長いリッジ241を残す。リッジ241の幅は $3.5\mu\text{m}$
mである。SiC基板231の裏面上にNi、Ti、及びAuを順次堆積させて
25 n側電極243を形成する。リッジ241の表面及びp型 AlGa Nクラッド層
239の表面を SiO_2 膜242で覆う。

SiO_2 膜242に、リッジ241の上面を露出させるような開口を形成する
。この開口の内面上及び SiO_2 膜242の表面上に、Ni、Ti、及びAuを
順次堆積させ、p側電極244を形成する。共振器長が $700\mu\text{m}$ になるように

素子分割することにより、GaN系半導体レーザが完成する。

SiC基板は劈開が可能であるため、高性能な光共振器を容易に作製することができる。また、SiCは電気伝導性を有するため、基板の裏面に片方の電極を配置することができる。これにより、素子構造が簡単になる。さらに、SiCと
5 GaNとの格子定数の差が小さいため、欠陥密度の小さなGaN層をエピタキシャル成長させることが可能である。さらに、SiCの熱拡散係数がサファイアのそれよりも大きいため、SiC基板を用いることは、放熱特性を高める点でも有効である。

SiC基板を用いた半導体レーザの作製に、図39～図42で説明した転位低
10 減方法を適用することにより、転位密度の低いGaNバッファ層を形成することができる。ところが、転位低減方法で使用するSiO₂パターン202は絶縁体である。このため、SiO₂パターン202が配置された部分を電流が通過できず、素子抵抗が増加してしまう。

15 発明の開示

本発明の目的は、素子抵抗の増加を抑制し、かつ転位密度も低減することが可能な半導体レーザ及びその製造方法を提供することである。

本発明の他の目的は、転位密度の低い半導体領域を有する半導体装置及びその
20 製造方法を提供することである。

本発明の一観点によると、SiCからなる基板と、前記基板の表面上に形成され、面内に離散的に分布する複数のAl_xGa_{1-x}Nパターン（ $0 \leq x \leq 1$ ）と、前記基板の表面及び前記Al_xGa_{1-x}Nパターンを覆うAl_yGa_{1-y}Nバッファ層（ $y < x$ ）と、前記Al_yGa_{1-y}Nバッファ層の上に形成されたレーザ
25 構造とを有する半導体レーザが提供される。

本発明の他の観点によると、SiCからなる基板上に、Al_xGa_{1-x}N層（ $0 \leq x \leq 1$ ）を成長させる工程と、前記Al_xGa_{1-x}N層を選択的にエッチングし、前記基板の一部を露出させる工程と、残った前記Al_xGa_{1-x}N層を種結晶として、Al_yGa_{1-y}Nバッファ層（ $y < x$ ）を選択成長させる工程と

、前記 $Al_yGa_{1-y}N$ バッファ層上にレーザ構造を形成する工程とを有する半導体レーザの製造方法が提供される。

5 $AlGa$ N パターンを種結晶として $AlGa$ N バッファ層を成長させると、 $AlGa$ N バッファ層内の所定の領域の転位密度を低下させることができる。転位密度の低い領域の上にレーザ構造を配置すると、レーザ構造の特性を向上させることができる。 $AlGa$ N パターンは電気伝導性を有しているため、素子抵抗の増大を抑制することができる。

本発明のさらに他の観点によると、 SiC からなる基板の上に、酸化珪素膜を堆積させる工程と、前記酸化珪素膜を選択的にエッチングし、前記基板の表面の一部を露出させる工程と、前記基板の露出した表面上に、 $Al_xGa_{1-x}N$ 層 ($0 \leq x \leq 1$) を選択成長させる工程と、残った前記酸化珪素膜を除去する工程と、選択成長した前記 $Al_xGa_{1-x}N$ 層を種として、 $Al_yGa_{1-y}N$ バッファ層 ($y < x$) を選択成長させる工程と、前記 $Al_yGa_{1-y}N$ バッファ層上にレーザ構造を形成する工程とを有する半導体レーザの製造方法が提供される。

15 $Al_xGa_{1-x}N$ 層を種結晶として $Al_yGa_{1-y}N$ バッファ層を成長させると、 $Al_yGa_{1-y}N$ バッファ層の所定の領域の転位密度が低くなる。酸化珪素膜はウェットエッチングにより除去可能である。ウェットエッチングにより除去すると、その下の露出する SiC 基板表面の受けるダメージが少なくなる。このため、 $Al_yGa_{1-y}N$ バッファ層の結晶性をより高めることが可能になる。

20 本発明のさらに他の観点によると、半導体基板と、前記半導体基板の表面の一部の領域上に形成され、ナイトライド系 $III-V$ 族化合物半導体からなる下層及び他の材料からなる上層を含む積層パターンと、前記積層パターンを覆うように配置された成長層であって、該成長層が、前記上層の表面上よりも前記下層の側面上に成長しやすいナイトライド系化合物半導体からなる前記成長層とを有するナイトライド系 $III-V$ 族化合物半導体装置が提供される。

25 本発明のさらに他の観点によると、半導体基板の表面の一部の領域上に、ナイトライド系 $III-V$ 族化合物半導体からなる下層及び他の材料からなる上層を含む積層パターンを形成する工程と、前記積層パターンの下層を種結晶として、その露出した側面から、ナイトライド系 $III-V$ 族化合物半導体からなる成長

層を選択成長させる工程とを有する半導体装置の製造方法が提供される。

成長層は、積層パターンの下層を種結晶として成長する。すなわち、成長層は横方向成長により形成される。このため、成長層の転位密度が低くなる。

本発明のさらに他の観点によると、半導体基板と、前記半導体基板の表面の一部の領域上に配置され、III-V族化合物半導体により形成され、底状に突出した部分を含むバッファ領域と、前記バッファ領域の上に形成されたレーザ構造であって、前記半導体基板の法線方向に沿って見たとき、該レーザ構造の発振領域が、前記底状の部分と重なるように配置されているレーザ構造とを有する半導体レーザが提供される。

10 本発明のさらに他の観点によると、半導体基板の表面上に、開口を有するマスク膜を形成する工程と、前記開口内に露出した前記半導体基板の表面上に、半導体バッファ領域を選択成長させるとともに、前記開口周辺のマスク膜上にもバッファ領域を横方向に成長させる工程と、前記マスク膜を除去する工程と、前記バッファ領域及び前記半導体基板の表面上に、半導体層を成長させる工程とを有する半導体装置の製造方法が提供される。

マスク上に横方向成長により形成されたバッファ領域は、転位密度の低い領域になる。この転位密度の低い領域の上に成長した半導体層の転位密度も低くなる。マスク膜を除去すると、除去された部分の上方に底状に突出した部分が残る。バッファ領域で基板全面を覆う場合に比べて、バッファ領域内にクラックが生じにくい。

20 本発明のさらに他の観点によると、半導体基板と、前記半導体基板の表面の一部の領域上に形成され、 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) からなるAlGaNPターンと、前記AlGaNPターンの表面、及び前記半導体基板の表面のうち前記AlGaNPターンの両脇の領域を覆い、 $Al_yGa_{1-y}N$ ($y < x$) からなるバッファ層と、前記バッファ層の表面、及び前記半導体基板の表面のうち該バッファ層の両側の領域を覆うように形成された半導体層と、前記バッファ層の上方に形成されたレーザ構造であって、前記半導体基板の法線方向に沿って見たとき、該レーザ構造の発振領域が前記AlGaNPターンと重ならないように配置されているレーザ構造とを有する半導体レーザが提供される。

本発明の他の観点によると、半導体基板の表面の一部の領域上に、 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) からなる $AlGa$ N パターンを形成する工程と、前記 $AlGa$ N パターンを種結晶とし、 $Al_yGa_{1-y}N$ ($y < x$) からなるバッファ層を選択成長させる工程と、選択成長した前記バッファ層が前記半導体基板の全表面を覆う前に、選択成長を停止させる工程とを有する半導体装置の製造方法が提供される。

$AlGa$ N パターンを種結晶として $AlGa$ N バッファ層を成長させると、 $AlGa$ N バッファ層の所定の領域の転位密度が低くなる。 $AlGa$ N バッファ層が半導体基板全面を覆う場合に比べて、 $AlGa$ N バッファ層内にクラックが発生しにくい。

本発明のさらに他の観点によると、半導体基板と、前記半導体基板の表面の一部の領域上に形成され、ナイトライド系 III-V 族化合物半導体からなる下層及び他の材料からなる上層を含む積層パターンと、前記積層パターンの表面、及び前記半導体基板の表面のうち前記積層パターンの両脇の領域を覆うように配置され、ナイトライド系化合物半導体からなるバッファ領域であって、前記上層の表面上よりも前記下層の側面上に成長しやすい材料からなるバッファ領域とを有するナイトライド系 III-V 族化合物半導体装置が提供される。

本発明のさらに他の観点によると、半導体基板の表面の一部の領域上に、ナイトライド系 III-V 族化合物半導体からなる下層及び他の材料からなる上層を含む積層パターンを形成する工程と、前記積層パターンの下層の露出した側面を種結晶として、ナイトライド系 III-V 族化合物半導体からなるバッファ領域を選択成長させるとともに、横方向成長により、前記積層パターンの上層の表面をも該バッファ領域で覆い、かつ前記半導体基板の表面の一部を覆う工程と、前記バッファ領域が前記半導体基板の全表面を覆い尽くす前に、前記バッファ領域の選択成長を停止させる工程とを有する半導体装置の製造方法が提供される。

積層パターンの下層の側面からバッファ領域を横方向成長させることにより、低転位密度のバッファ領域を形成することができる。バッファ領域で半導体基板全面を覆う場合に比べて、バッファ領域内にクラックが発生しにくい。

図面の簡単な説明

図 1～図 4 は、第 1 の実施例による半導体レーザの製造工程の途中までを説明するための基板の断面図である。

5 図 5 は、第 1 の実施例による半導体レーザの断面図である。

図 6～図 9 は、第 2 の実施例による半導体レーザの製造工程の途中までを説明するための基板の断面図である。

図 10 は、第 3 の実施例による半導体レーザの断面図である。

図 11 は、第 3 の実施例による半導体レーザのバッファ層内の転位の様子を模式的に示す断面図である。
10

図 12～図 18 は、第 4 の実施例による半導体レーザの製造工程の途中までを説明するための基板の断面図である。

図 19 は、第 4 の実施例による半導体レーザの断面図である。

図 20～図 24 は、第 5 の実施例による半導体レーザの製造工程の途中までを説明するための基板の断面図である。
15

図 25～図 27 は、参考例による半導体レーザの製造工程の途中までを説明するための基板の断面図である。

図 28 及び図 29 は、第 6 の実施例による半導体レーザの製造工程の途中までを説明するための基板の断面図である。

20 図 30 は、第 6 の実施例による半導体レーザの断面図である。

図 31 は、第 6 の実施例による半導体レーザのレーザ構造部分を拡大した断面図である。

図 32 は、横方向エピタキシャル成長により一方向に長い単結晶の島を形成する場合に、膜厚と島の幅を変化させたときのクラックの発生の有無を説明するためのグラフである。
25

図 33～図 36 は、第 7 の実施例による半導体レーザの製造工程を説明するための基板の断面図である。

図 37～図 39 は、第 8 の実施例による半導体レーザの製造工程を説明するための基板の断面図である。

図39～図42は、従来のサファイア基板上にGaNバッファ層を形成する方法を説明するための基板の断面図である。

図43及び図44は、従来の方法でサファイア基板上にGaNバッファ層を形成した場合の、GaNバッファ層内の転位の様子を模式的に示す断面図である。

- 5 図45は、従来のSiC基板上に形成したGaN系半導体レーザの断面図である。

発明を実施するための最良の形態

- 10 図1～図5を参照して、本発明の第1の実施例による半導体レーザの製造方法を説明する。

図1に示すように、改良レイリー法によりバルク成長した六方晶系の6H-SiCから、主面が(0001) Si面になるようにSiC基板11を切り出す。SiC基板11にはn型不純物が添加されており、そのキャリア濃度は $2 \times 10^{18} \text{ cm}^{-3}$ である。

SiC基板11の上に、不純物濃度 $8 \times 10^{18} \text{ cm}^{-3}$ 、厚さ100nmのn型の $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ 層を成長させる。なお、厚さを50～300nm、不純物濃度を $5 \times 10^{17} \sim 1 \times 10^{19} \text{ cm}^{-3}$ としてもよい。このAlGaN層の成長は、MOVPEにより行う。原料ガスとして、例えばトリメチルガリウム(TMGa)、トリメチルアルミニウム(TMAI)、及びアンモニアが使用され、ドープアント源として SiH_4 が使用され、キャリアガスとして水素が使用される。成長条件は、圧力100 Torr、温度1090℃である。なお、圧力を70～760 Torr、温度を800～1200℃としてもよい。

- AlGaN層をドライエッチングし、縞状のAlGaNパターン12を残す。
- 25 AlGaNパターン12は、SiC基板11の<1-100>方向に平行である。本明細書中において、通常「1バー」で表される指数が「-1」と表記されている。AlGaNパターン12の幅は4.0 μm、相互に隣接するAlGaNパターン12の中心の間隔(パターンのピッチ)は8.0 μmである。なお、パターン幅を1.0～10.0 μm、ピッチを2.0～20.0 μmとしてもよい。

また、AlGaIn層のパターニングを、 H_3PO_4 またはNaOHを用いたウェットエッチングによって行ってもよい。ただし、ウェットエッチングによりパターニングする場合には、サイドエッチング量が大きくなるため、エッチング精度をよく管理する必要がある。

- 5 図2に示すように、不純物濃度 $8 \times 10^{18} \text{ cm}^{-3}$ のn型GaIn層13を成長させる。なお、不純物濃度を $5 \times 10^{17} \sim 1 \times 10^{19} \text{ cm}^{-3}$ としてもよい。このGaIn層の成長もMOVPEにより行う。原料ガスとして、例えばTMGaとアンモニアが使用され、ドーパント源としてSiH₄が使用され、キャリアガスとして水素が使用される。成長条件は、圧力100 Torr、温度1090℃
10 ある。なお、圧力を70～760 Torr、温度を800～1200℃としてもよい。

n型SiC基板11が露出している表面上には成長核が形成されにくい。このため、成長初期においては、AlGaInパターン12の表面上にのみGaIn層13が成長する。

- 15 図3の状態に至るまでの工程を説明する。図2に示すGaIn層13の成長を続けていくと、成長に伴ってGaIn層が横方向にも成長する。GaIn層13の膜厚が約0.5 μmになると、相互に隣接するGaIn層13同士が合体する。最終的には、基板全面を覆うn型GaInバッファ層14が形成される。GaInバッファ層14の厚さは、例えば4.0 μmである。なお、GaInバッファ層14の厚さ
20 を0.5～20.0 μmとしてもよい。GaInバッファ層14の厚さが約1.0 μmになると、その表面がほぼ平坦になる。

- 図4は、GaInバッファ層14内の転位15の状態を模式的に示す。n型SiC基板11から延びる転位15が、AlGaInパターン12を貫通し、GaInバッファ層14まで引き継がれる。転位15は上方に向かって延びるため、GaIn
25 バッファ層14のうち横方向の成長によって形成された部分16内には、転位15が存在しないか、または存在したとしても僅かの量である。

図5は、図3の相互に隣接するAlGaInパターン12の各々の中心に挟まれた領域の断面図を示す。GaInバッファ層14の上に、不純物濃度 $3.0 \times 10^{18} \text{ cm}^{-3}$ 、厚さ0.5 μmのn型Al_{0.09}Ga_{0.91}Nクラッド層17を成長

させる。なお、不純物濃度を $1.0 \times 10^{17} \sim 1.0 \times 10^{20} \text{ cm}^{-3}$ とし、厚さを $0.1 \sim 2.0 \mu\text{m}$ としてもよい。この AlGaIn 層 17 の成長も MOVPE により行う。原料ガスとして、例えば TMAI、TMGa、アンモニアが使用され、ドーパント源として SiH_4 が使用され、キャリアガスとして水素が使用される。成長条件は、圧力 100 Torr 、温度 1090°C である。なお、圧力を $70 \sim 760 \text{ Torr}$ 、温度を $800 \sim 1200^\circ\text{C}$ としてもよい。

AlGaIn クラッド層 17 の上に、不純物濃度 $3.0 \times 10^{18} \text{ cm}^{-3}$ 、厚さ 100 nm の n 型 GaN 光ガイド層 18 を成長させる。なお、不純物濃度を $1.0 \times 10^{17} \sim 1.0 \times 10^{20} \text{ cm}^{-3}$ とし、厚さを $10 \sim 300 \text{ nm}$ としてもよい。この GaN 光ガイド層 18 の成長も MOVPE により行う。原料ガス、ドーパント源、キャリアガス、圧力条件、及び温度条件は、GaN バッファ層 14 の成長の場合と同様である。

GaN 光ガイド層 18 の上に、多重量子井戸層 19 を形成する。多重量子井戸層 19 は、アンドープの $\text{In}_{0.03}\text{Ga}_{0.97}\text{N}$ バリア層とアンドープの $\text{In}_{0.15}\text{Ga}_{0.85}\text{N}$ ウェル層とを交互に積層することにより形成され、4 層のバリア層と 3 層のウェル層から構成される。なお、ウェル層を $2 \sim 10$ 層としてもよい。バリア層の厚さは 5 nm 、ウェル層の厚さは 4 nm である。なお、バリア層の厚さを $1 \sim 10 \text{ nm}$ とし、ウェル層の厚さを $3 \sim 10 \text{ nm}$ としてもよい。

バリア層とウェル層の成長は、MOVPE により行う。原料ガスとしてトリエチルガリウム (TEGa)、トリメチルインジウム (TMIn)、及びアンモニアを用い、キャリアガスとして窒素を用いる。成長条件は、圧力 100 Torr 、温度 780°C である。なお、圧力を $70 \sim 760 \text{ Torr}$ 、温度を $550 \sim 900^\circ\text{C}$ としてもよい。

多重量子井戸層 19 の上に、厚さ 20 nm 、不純物濃度 $5 \times 10^{19} \text{ cm}^{-3}$ の p 型 $\text{Al}_{0.18}\text{Ga}_{0.82}\text{N}$ 電子ブロック層 20 を成長させる。なお、不純物濃度を $1.5 \times 10^{19} \text{ cm}^{-3}$ 以上とし、厚さを $5 \sim 30 \text{ nm}$ としてもよい。この AlGaIn 電子ブロック層 20 の成長も MOVPE により行う。原料ガスとして TMAI、TMGa、及びアンモニアを用い、ドーパント源としてビスシクロペンタジエニルマグネシウム (Cp_2Mg) を用い、キャリアガスとして窒素を用い

る。圧力条件及び温度条件は、AlGaInクラッド層17の成長の場合と同様である。

AlGaIn電子ブロック層20の上に、厚さ100nm、不純物濃度 $5.0 \times 10^{19} \text{ cm}^{-3}$ のp型GaN光ガイド層21を成長させる。なお、不純物濃度を $1.0 \times 10^{17} \sim 5.0 \times 10^{19} \text{ cm}^{-3}$ とし、厚さを10~300nmとしてもよい。GaN光ガイド層21の成長もMOVPEにより行う。原料ガスとしてTMGa及びアンモニアを用い、ドーパント源として Cp_2Mg を用い、キャリアガスとして窒素を用いる。圧力条件及び温度条件は、GaNバッファ層14の成長の場合と同様である。

- 10 GaN光ガイド層21の上に、厚さ0.5 μm 、不純物濃度 $5.0 \times 10^{19} \text{ cm}^{-3}$ のp型 $\text{Al}_{0.09}\text{Ga}_{0.91}\text{N}$ クラッド層22を成長させる。なお、不純物濃度を $1.0 \times 10^{17} \sim 5.0 \times 10^{19} \text{ cm}^{-3}$ 以上とし、厚さを0.1~2.0 μm としてもよい。このAlGaInクラッド層22の成長もMOVPEにより行う。原料ガス、ドーパント源、キャリアガス、圧力条件、及び温度条件は、AlGaIn電子ブロック層20の成長の場合と同様である。

- 15 AlGaInクラッド層22の上に、厚さ0.2 μm 、不純物濃度 $5.0 \times 10^{19} \text{ cm}^{-3}$ のp型GaNコンタクト層23を成長させる。なお、不純物濃度を $1.0 \times 10^{17} \sim 5.0 \times 10^{19} \text{ cm}^{-3}$ とし、厚さを0.1~2.0 μm としてもよい。GaNコンタクト層23の成長もMOVPEにより行う。原料ガス、
20 ドーパント源、キャリアガス、圧力条件、及び温度条件は、GaN光ガイド層21の成長の場合と同様である。

- SiC基板11の裏面を研磨し、基板の厚さが100 μm 程度になるまで薄くする。GaNコンタクト層23及びAlGaInクラッド層22を部分的にドライエッチングし、リッジ24を残す。リッジ24の幅は3.5 μm であり、高さは
25 0.4 μm である。また、リッジ24は、基板法線方向に沿って見たとき、リッジ24とAlGaInパターン12とが重ならないように配置される。

SiC基板11の裏面上に、Ni、Ti、及びAuを順次堆積させ、Ni/Ti/Auの3層構造を有するn側電極26を形成する。リッジ24の表面及びAlGaInクラッド層22の表面を SiO_2 膜25で覆う。 SiO_2 膜25に、リ

リッジ24の上面の一部を露出させるコンタクト用の開口を形成する。この開口の幅は、例えば $2.0\mu\text{m}$ である。 SiO_2 膜25の上、及び開口の底面に露出したリッジ24の上に、 Ni 、 Ti 、及び Au を順次堆積させ、 $\text{Ni}/\text{Ti}/\text{Au}$ の3層構造を有するp側電極27を形成する。

- 5 共振器長が $700\mu\text{m}$ になるように、 SiC 基板11を劈開する。劈開面に、 SiC 基板11の(1-100)面が現れる。

上記のMOVPE工程においては、n型層の成長速度が $2\mu\text{m}/\text{時}$ とされ、 InGaN 多重量子井戸層19の成長速度が $0.3\mu\text{m}/\text{時}$ とされ、p型層の成長速度が $1\mu\text{m}/\text{時}$ とされる。

- 10 上記第1の実施例においては、電気伝導性を有するn型 AlGaIn パターン12を種結晶として用い、横方向成長により転位の少ない領域16を形成している。レーザ発振領域が、この転位の少ない領域16の上に配置されるため、半導体レーザの信頼性向上を図ることが可能になる。

- また、レーザ発振領域の下方において、n型 GaN バッファ層14がn型 SiC 基板11に直接接する。n型 GaN バッファ層14の比抵抗はn型 AlGaIn パターン12の比抵抗よりも小さいため、素子抵抗を小さくすることができる。

次に、図6～図9を参照して、第2の実施例による半導体レーザの製造方法を説明する。

- 図6に示す SiC 基板11は、第1の実施例で用いた図1の SiC 基板11と同様のものである。 SiC 基板11の表面上に、熱化学気相成長(熱CVD)により厚さ 200nm の SiO_2 膜を形成する。なお、 SiO_2 膜の厚さを $100\sim 500\text{nm}$ としてもよい。フッ酸を用いてこの SiO_2 膜を選択的にエッチングし、 SiO_2 マスク28を縞状に残す。

- SiO_2 マスク28の幅は $4.0\mu\text{m}$ であり、相互に隣接する SiO_2 マスク28の各々の中心間の距離(ピッチ)は $8.0\mu\text{m}$ である。なお、 SiO_2 マスク28の幅を $1.0\sim 10.0\mu\text{m}$ とし、ピッチを $2.0\sim 20.0\mu\text{m}$ としてもよい。

図7に示すように、 SiC 基板11の露出した表面上に、厚さ 100nm 、不純物濃度 $8\times 10^{18}\text{cm}^{-3}$ のn型の $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ 層12を選択成長させる

。なお、AlGaIn層12の厚さを50～300nmとし、不純物濃度を $5 \times 10^{17} \sim 1 \times 10^{19} \text{ cm}^{-3}$ としてもよい。成長条件は、図1に示すAlGaInパターン12の成長条件と同様である。

図8に示すように、フッ酸を用いてSiO₂マスク28を除去する。SiC基板11の表面上に、縞状のn型AlGaInパターン12が残る。

図9に示すように、AlGaInパターン12を種結晶として、n型のGaInバッファ層14を成長させる。成長条件は、図3に示すGaInバッファ層3の成長条件と同様である。ここまでの工程で、第1の実施例の図3の状態と同様の構造が得られる。図9に示すGaInバッファ層14の上に、第1の実施例の図5に示すレーザ構造と同様のレーザ構造を形成する。

第2の実施例では、図8の工程でSiO₂マスク28の除去をウェットエッチングで行う。これに対し、第1の実施例では、図1の工程において、AlGaIn層のパターニングをドライエッチングにより行う。このため、第2の実施例では、第1の実施例に比べて、SiC基板11の露出表面が受けるダメージが軽減される。このため、その上に成長させるGaInバッファ層の結晶性を高めることができる。

次に、図10及び図11を参照して、第3の実施例を説明する。

図10に示すように、n型SiC基板11の表面上に、n型AlGaInパターン29を形成する。SiC基板11は、第1の実施例の図1に示すSiC基板11と同様のものである。n型AlGaInパターン29は、第1の実施例の図1のAlGaInパターン12の形成と同様の方法で形成される。ただし、図1のAlGaInパターン12は、SiC基板11の<1-100>方向に平行であるが、第2の実施例のAlGaInパターン29は、SiC基板11の<11-20>方向に平行である。AlGaInパターン29の厚さは100nm、幅は4.0μm、ピッチは8.0μm、不純物濃度は $8 \times 10^{18} \text{ cm}^{-3}$ である。なお、パターンの厚さを50～300nm、幅を1.0～10.0μm、ピッチを2.0～20.0μm、不純物濃度を $5 \times 10^{17} \sim 1 \times 10^{19} \text{ cm}^{-3}$ としてもよい。

AlGaInパターン29を成長核として、厚さ4.0μm、不純物濃度 $8 \times 10^{18} \text{ cm}^{-3}$ のn型GaInバッファ層14を成長させる。なお、厚さを0.5

～20.0 μmとし、不純物濃度を $5 \times 10^{17} \sim 1 \times 10^{19} \text{ cm}^{-3}$ としてもよい。

図11は、GaNバッファ層14内の転位15を模式的に示す。第1の実施例の場合には、図4に示すように転位15が上方に延びるが、第2の実施例の場合には、転位15が横方向に延びる。このため、AlGaNパターン29の上方の領域16aが転位の少ない領域となる。

図10に戻って説明を続ける。n型GaNバッファ層14の上に、第1の実施例の図5に示すレーザ構造と同様のレーザ構造を形成する。ただし、第2の実施例では、基板法線に沿って見たとき、リッジ24がAlGaNパターン29と重なるように配置される。また、劈開により形成される共振器面は、(11-20)面となる。

第3の実施例では、レーザ発振領域が、転位密度の低い領域16aの上方に配置されている。このため、第1の実施例の場合と同様に、半導体レーザの信頼性を高めることができる。なお、レーザ発振領域の下方に、GaNよりも高抵抗のAlGaNパターン29が配置されているため、素子抵抗は第1の実施例の場合よりも高くなるであろう。

上記第1～第3の実施例では、選択成長のための種結晶として、 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ を用いたが、Al組成比を必ずしも10%とする必要はない。Alの組成比 x を、 $0 \leq x \leq 1$ としてもよい。すなわち、種結晶としてGaNを用いてもよいし、AlNを用いてもよい。

ただし、Al組成比 x が0.09よりも小さくなると、AlGaN結晶自体の成長が困難になる。また、 x が0.4よりも大きくなると比抵抗が増大し、素子抵抗増大の要因になる。このため、Al組成比 x を、 $0.09 \leq x \leq 0.40$ とすることが好ましい。なお、Al組成比 x を0.09よりも小さくする場合には、成長温度を下げることで結晶成長が可能になる。

また、上記第1～第3の実施例では、レーザ構造を形成するための下地のバッファ層としてGaN層を用いたが、より一般的に $\text{Al}_y\text{Ga}_{1-y}\text{N}$ 層を用いてもよい。ここで、種結晶となるAlGaN層のAl組成比 x と、バッファ層のAl組成比 y とを、 $y < x$ なる関係を満たすように選択すると、選択成長を容易に行

うことができる。このため、上述の x と y との関係を、 $y < x$ とすることが好ましい。バッファ層の Al 組成比 y が小さくなると、 n 型 SiC 基板の露出表面上への直接成長が困難になる。なお、種結晶となる $Al_xGa_{1-x}N$ の Al 組成比 x が 0、すなわち種結晶が GaN である場合には、バッファ層の Al 組成比 y も

5 0、すなわちバッファ層も GaN で形成する。

上記第 1 ～ 第 3 の実施例では、多重量子井戸層を $In_{0.15}Ga_{0.85}N$ 層と $In_{0.03}Ga_{0.97}N$ 層との積層構造としたが、必要とされる波長に応じて混晶比を変えてもよい。例えば、混晶 $Al_xGa_yIn_{1-x-y}N$ の x 及び y を、 $0 \leq x < 1$ 、 $0 < y \leq 1$ の範囲内で変えてもよい。多重量子井戸層の混晶比の変化に伴って、光ガイド層及びクラッド層 $Al_aGa_bIn_{1-a-b}N$ の a 及び b を、 $0 \leq a \leq 1$ 、 $0 \leq b \leq 1$ の範囲内で変えてもよい。

10

次に、図 12 ～ 図 19 を参照して、第 4 の実施例について説明する。

図 12 に示す状態に至るまでの工程を説明する。第 1 の実施例の図 1 に示す SiC 基板 11 と同様の基板 11 を有機洗浄及び水洗した後、フッ酸に約 1 分間浸漬する。 SiC 基板をフッ酸から取り出し、再び水洗し、MOVPE 装置の成長室内に配置する。

15

成長室内を真空排気した後、水素雰囲気とし、 $1080^\circ C$ で 5 分間の熱処理を行う。基板温度を $1050^\circ C$ まで下げ、 SiC 基板 11 の (0001) Si 面上に厚さ $0.1 \mu m$ の $Al_{0.1}Ga_{0.9}N$ 層 32 を成長させる。なお、 $AlGaN$ 層 32 の厚さを $0.03 \sim 1.0 \mu m$ とし、 Al の組成比を $0.05 \sim 1$ としてもよい。原料ガスとして $TMGa$ 、 $TMAI$ 、及びアンモニアを使用し、キャリアガスとして水素を使用する。 $TMGa$ の流量は $44 \mu \text{mol}/\text{分}$ 、 $TMAI$ の流量は $8 \mu \text{mol}/\text{分}$ 、アンモニアの流量は $0.1 \text{mol}/\text{分}$ である。

20

アンモニアを流しながら基板温度が $600^\circ C$ 以下になるまで基板を冷却し、成長室内を窒素に置換する。さらに、室温付近まで基板を冷却し、 $AlGaN$ 層 32 を形成した SiC 基板 11 を成長室から取り出す。次いで、CVD により $AlGaN$ 層 32 の上に厚さ $0.2 \mu m$ の SiO_2 膜 33 を堆積させる。

25

図 13 に示す状態に至るまでの工程を説明する。 SiO_2 膜 33 の表面上にレジストを塗布し、例えば $80^\circ C$ で 30 分間のプリベーキングを行う。このレジス

ト膜を露光、現像することにより、 $4\mu\text{m}$ ピッチで開口部34の幅が $2\mu\text{m}$ の縞状のレジストパターン35を形成する。 150°C で60分間、レジストパターン35のポストベーキングを行う。

レジストパターン15をマスクとし、フッ酸を用いて SiO_2 膜33の露出している部分をエッチングする。レジストパターン35の下に SiO_2 パターン36が残る。その後、レジストパターン35を除去し、基板を十分洗浄する。

図14に示すように、 SiO_2 パターン36をマスクとして、露出しているAlGaIn層32をエッチングする。このエッチングは、 Cl_2 を用いた反応性イオンエッチングにより行う。 SiO_2 パターン36の下にAlGaInパターン37が残る。

図15に示す状態に至るまでの工程を説明する。MOVPE装置の成長室内に基板を配置し、成長室内を真空排気する。成長室内を水素雰囲気とし、 1080°C で5分間の熱処理を行う。基板温度を 1050°C まで下げ、基板上に、不純物濃度 $8 \times 10^{18} \text{cm}^{-3}$ のGaIn層を成長させる。なお、不純物濃度を $5 \times 10^{17} \sim 1 \times 10^{19} \text{cm}^{-3}$ としてもよい。原料ガスとして、TMGaとアンモニアを用い、ドーパント源として SiH_4 を用い、キャリアガスとして水素を用いる。TMGaの流量は $44\mu\text{mol}/\text{分}$ であり、アンモニアの流量は $0.1\text{mol}/\text{分}$ である。

SiC基板11の表面及び SiO_2 パターン36の表面上には、GaIn結晶が成長しにくい。このため、成長初期の段階においては、AlGaInパターン37の露出した表面、すなわち側面上にのみ結晶成長が生ずる。横方向成長により、AlGaInパターン37の側面上にGaIn成長層38が形成される。GaIn成長層38は横方向成長により形成されたものであるため、SiC基板11とGaIn結晶との格子不整合に起因する転位がGaIn成長層38内に入り込まない。このため、GaIn成長層38内の転位密度が低くなる。

図16に示すように、結晶成長を続けると、GaIn成長層38を種（シード）としてGaIn成長層39が、横方向及び縦方向に成長する。結晶成長面の高さが SiO_2 パターン36の上面を超えた時点から、 SiO_2 パターン36の上面上においても横方向成長が始まる。このようにして、図17に示すように、GaIn

成長層40が形成される。

SiC基板11とAlGaNPターン37との界面から上方に延びる転位は、
SiO₂パターン36によりブロックされる。SiO₂パターン36の上方に成
長するGaN成長層は横方向成長によるものであるため、SiO₂とGaNとの
5 格子不整合あるいは熱膨張係数の相違等に起因する転位が、GaN成長層内に形
成されにくい。さらに成長を続けると、隣接するGaN成長層40同士が合体す
る。

図18に示すように、GaNバッファ層41が得られる。GaN層41の厚さ
が2.5μmになるまで成長を続ける。なお、GaNバッファ層41の厚さを2
10 : 0~10.0μmとしてもよい。GaNバッファ層41の厚さがSiO₂パ
ターン36のピッチの約半分になると、その表面がほぼ平坦になる。

アンモニアを流しながら、基板を600℃以下まで冷却する。さらに、成長室
内を窒素に置換し、室温付近まで冷却する。基板温度が室温付近まで低下した後
、基板を成長室から取り出す。

15 上述の方法により、貫通転位の少ないGaNバッファ層41が得られる。

図19は、GaNバッファ層41の上にレーザ構造を形成した半導体レーザの
断面図を示す。レーザ構造は、第1の実施例の図5に示す構造と同一である。図
19の各構成部分に、図5の対応する構成部分に付された参照符号と同一の参照
符号が付されている。基板法線方向に沿って見たとき、リッジ24が、SiO₂
20 パターン36と重ならないように配置される。

第4の実施例による半導体レーザにおいては、転位密度の低いGaNバッファ
層41の上にダブルヘテロ接合構造が形成される。このため、結晶性の良好なエ
ピタキシャル成長層が得られ、しきい値電流密度の低い半導体レーザが得られる
。

25 また、SiO₂パターン36及びAlGaNPターン37が電流狭窄層として
働く。このため、リッジ42の直下の領域に効率的に電流が流れることになり、
この点からもしきい値電流密度の低下が期待できる。さらに、導電性を有するS
iC基板を用いているため、基板側の電極形成工程が簡素化され、低コスト化を
図ることが可能になる。

次に、図20～図24を参照して、第5の実施例について説明する。

図20に示す(111)面を主面とするSi基板51を有機洗浄及び水洗した後、フッ酸に約1分間浸漬し、再度水洗する。MOVPE装置の成長室内にSi基板51を配置し、成長室内を真空排気する。成長室内を水素雰囲気とし、10
5 80℃で5分間の熱処理を行う。基板温度を900℃とし、Si基板51の表面上に厚さ20nmのAlN層52を成長させる。なお、AlN層52の厚さを100～1000nmとしてもよい。AlN層52の成長には、原料ガスとしてTMA1及びアンモニアを用い、キャリアガスとして水素を用いる。TMA1の流量は8μmol/分であり、アンモニアの流量は0.1mol/分である。

10 基板を1050℃まで昇温させた後、AlN層52の上に、厚さ0.1μmのGaN層53を成長させる。なお、GaN層53の厚さを0.05～0.5μmとしてもよい。GaN層53の成長には、原料ガスとしてTMGaとアンモニアを用い、キャリアガスとして水素を用いる。TMGaの流量は44μmol/分であり、アンモニアの流量は0.1mol/分である。Si基板上にGaN層を直接
15 成長させることは困難であるが、AlN層を設けておくことにより、Si基板上にGaN層を成長させることが可能になる。

アンモニアを流しながら、基板を600℃以下まで冷却する。成長室内を窒素に置換し、室温付近まで冷却する。成長室から基板を取り出す。GaN層53の上にCVDにより厚さ0.2μmのSiO₂膜54を堆積させる。

20 図21に示す状態に至るまでの工程を説明する。SiO₂膜54の表面上にレジストを塗布し、80℃で30分間のプリベーキングを行う。レジスト膜を露光、現像し、ピッチが4μm、開口部55の幅が2μmの縞状のレジストパターン56を形成する。次いで、115℃で60分間のポストベーキングを行う。レジストパターン56をマスクとして、フッ酸を用い、露出しているSiO₂膜54
25 をエッチングする。レジストパターン56の下にSiO₂パターン57が残る。SiO₂膜54のパターニング後、レジストパターン56を除去する。

図22に示すように、SiO₂パターン57をマスクとして、GaN層53及びAlN層52をエッチングする。このエッチングは、Cl₂を用いたRIEにより行う。SiO₂パターン57の下に、GaNパターン58及びAlNパター

ン59が残る。

図23の状態に至るまでの工程を説明する。GaNパターン58及びAlNパターン59を形成した基板をMOVPE装置の成長室内に配置する。成長室内を真空排気した後、水素雰囲気として1080℃で5分間の熱処理を行う。基板温度を1050℃まで下げ、基板表面上にGaN層を成長させる。成長条件は、図20に示すGaN層53の成長条件と同様である。

GaNパターン58の側面上にのみ結晶成長が生ずる。このため、転位密度の低いGaN成長層60が、GaNパターン58の側面から横方向及び縦方向に成長する。最終的には、図24に示すGaNバッファ層61が形成される。GaNバッファ層61の厚さは、2.5 μ mとする。なお、GaNバッファ層61の厚さを2.0～10.0 μ mとしてもよい。GaNバッファ層61を形成した後、基板を成長室から取り出す。GaNバッファ層61の上に、図19のレーザ構造と同様のレーザ構造を形成する。

第5の実施例では、Si基板が用いられる。Si基板は、サファイア基板やナイトライド系III-V族化合物半導体基板よりも安価である。このため、半導体レーザの低価格化を図ることが可能になる。

上記第4及び第5の実施例では、横方向成長によるバッファ層としてGaNを用いたが、他のナイトライド系III-V族化合物半導体を用いてもよい。例えば、横方向成長のための種結晶として $Al_xGa_{1-x}N$ を用いる場合、バッファ層を $Al_yGa_{1-y}N$ で形成してもよい。このとき、上述のxとyとを、 $y < x$ の関係を満たすように選択すると、選択成長を容易に行うことができるようになる。選択成長を用意に行うためには、 $y < x$ なる関係を満たすように、上述のxとyとを選択することが好ましい。ここで、 $y < x$ の関係が成り立つ。Al組成比yが小さくなるほど、SiC基板やSi基板の露出した表面上に結晶が成長しにくくなる。このため、横方向成長による転位密度の低いバッファ層の形成が容易になる。

また、上記第4及び第5の実施例では、バッファ層の選択成長用マスクとして SiO_2 を用いたが、他の絶縁物を用いてもよい。例えば、 SiO_2 と同様に化学的、熱的に安定なSiNを用いてもよい。

次に、第6の実施例について説明する。上述の第1～第5の実施例では、GaN結晶の横方向成長を利用して、基板全面を覆うGaNバッファ層を形成した。この方法によると、GaNバッファ層内にクラックが発生し、レーザ構造の作製が困難になる場合がある。これは、SiCの熱膨張係数がGaNの熱膨張係数に比べて小さいため、結晶成長後の冷却時にGaN層内に引っ張り応力が発生するためと考えられる。

本願発明者らは、横方向成長によるGaN層で基板全面を覆うのではなく、離散的に分布するGaNの島（あるいはリッジ）を形成することにより、クラックの発生を防止できるのではないかと考えた。第6の実施例を説明する前に、図25～図27を参照して、離散的に分布するGaNの島（あるいはリッジ）を形成する参考例について説明する。

図25に示すように、SiC基板71の表面上にAlGaN層72を成長させる。図26に示すように、AlGaN層72の上に、縞状のSiO₂パターン73を形成する。AlGaN層72の露出した表面上に、GaN層74を選択成長させる。横方向成長により、SiO₂パターン73の縁の近傍の領域上に、転位密度の低いGaN領域74aが形成される。相互に隣接するGaN層74が合体する前に、成長を停止させる。

図27に示すように、GaN層74の上に、レーザ構造75を形成する。発振領域を、転位密度の低い領域74aの上方に配置することにより、しきい値電流密度の低い半導体レーザが得られるであろう。また、GaN層74が基板全面に形成されていないため、クラックの発生が抑制されと考えられる。

レーザ構造75を形成する際に、相互に隣接するGaN層74の間に露出したSiO₂パターン73の上にも半導体層76が堆積する。SiO₂パターン73の上には半導体層がエピタキシャル成長しないため、半導体層76は多結晶になる。多結晶の半導体層76の表面には、大きな凹凸が現れる。半導体層76の上に電極やパッドを配置すると、この凹凸のために電極やパッドが剥がれやすくなる。このため、半導体レーザの信頼性が低下してしまう。

図28～図31を参照して、第6の実施例による半導体レーザの製造方法を説明する。

図28に示す状態に至るまでの工程を説明する。使用するSiC基板81は、図1に示す第1の実施例で使用了SiC基板11と同様のものである。SiC基板11の上に、MOVPEにより、n型AlGaInバッファ層82及びn型GaInからなる第1のバッファ層83を成長させる。AlGaInバッファ層82の厚さは0.5 μm であり、その不純物濃度は $6 \times 10^{18} \text{ cm}^{-3}$ である。第1のバッファ層83の厚さは0.1 μm であり、その不純物濃度は $6 \times 10^{18} \text{ cm}^{-3}$ である。

第1のバッファ層83の上に、熱CVDにより、厚さ0.2 μm の SiO_2 膜を形成する。この SiO_2 膜を選択的にエッチングし、一方向に長い複数の開口84aを形成する。 SiO_2 からなる選択成長用マスク84が残る。複数の開口84aにより縞状の模様が形成される。各開口84aの幅は4 μm であり、相互に隣接する開口84aの間隔は30 μm である。開口84aの長手方向は、SiC基板81の<1-100>方向に平行である。

開口84aの底面に露出した第1のバッファ層83の表面を結晶成長の種（シード）とし、MOVPEによりn型GaInからなる第2のバッファ層85を選択成長させる。第2のバッファ層85の不純物濃度は $3 \times 10^{17} \text{ cm}^{-3}$ である。横方向成長により、選択成長用マスク84の表面上にも第2のバッファ層85が形成される。第1のバッファ層83の表面から延びる転位は、横方向成長により形成された部分85aに侵入しない。このため、横方向成長により形成された部分85a内は、転位密度が低くなる。

相互に隣接する開口84aから成長し始めた第2のバッファ層85同士が合体する前に、結晶成長を停止させる。これにより、離散的に分布する第2のバッファ層85が形成される。第2のバッファ層85の各々の、長手方向に直交する断面は、T字状になる。選択成長用マスク84の表面上に形成された第2のバッファ層85の厚さを4 μm とし、第2のバッファ層85の各々の幅を18 μm とする。第2のバッファ層85の厚さと幅は、成長時のTMGa及びアンモニアの流量、成長温度、成長時間を調整することにより、独立に制御される。

図29に示すように、選択成長用マスク84をフッ酸により除去する。横方向成長により形成された部分85aが底状に突き出た構造が得られる。

図30に示すように、第2のバッファ層85の上に、レーザ構造を形成する。

図31に、レーザ構造部分の詳細な断面図を示す。第1のバッファ層83及び第2のバッファ層85の表面を覆うように、MOCVDによりn型AlGa_Nクラッド層90を成長させる。n型AlGa_Nクラッド層90の厚さは1.2 μmであり、不純物濃度は $3 \times 10^{18} \text{ cm}^{-3}$ であり、Alの組成比は9%である。

n型AlGa_Nクラッド層90の上に、n型Ga_N光ガイド層 (separated confinement hetero structure layer (SCH層)) 91を、MOCVDにより成長させる。n型Ga_N光ガイド層91の厚さは0.1 μmであり、不純物濃度は $3 \times 10^{18} \text{ cm}^{-3}$ である。

10 n型Ga_N光ガイド層91の上に、多重量子井戸層92を、MOCVDにより成長させる。多重量子井戸層92は、4層のバリア層と3層のウェル層により構成される。バリア層は、Inの組成比が3%のInGa_Nで形成され、その厚さは5 nmである。ウェル層は、Inの組成比が12%のInGa_Nで形成され、その厚さは4 nmである。

15 多重量子井戸層92の上に、p型AlGa_N電子障壁層93、p型Ga_N光ガイド層94、p型AlGa_Nクラッド層95、p型Ga_Nコンタクト層96を、MOCVDにより順次成長させる。p型AlGa_N電子障壁層93の厚さは20 nmであり、不純物濃度は $5 \times 10^{17} \text{ cm}^{-3}$ であり、Al組成比は18%である。p型Ga_N光ガイド層94の厚さは、0.1 μmであり、不純物濃度は $5 \times 10^{17} \text{ cm}^{-3}$ である。p型AlGa_Nクラッド層95の厚さは0.6 μmであり、不純物濃度は $5 \times 10^{17} \text{ cm}^{-3}$ であり、Al組成比は9%である。p型Ga_Nコンタクト層96の厚さは0.1 μmであり、不純物濃度は $1 \times 10^{18} \text{ cm}^{-3}$ である。横方向成長により形成され、庇状に突出した部分85aの下に、エアーギャップ103が画定される。

25 p型Ga_Nコンタクト層96及びp型AlGa_Nクラッド層95を部分的にエッチングし、リッジ105を残す。リッジ105の幅は3 μm、高さは0.6 μmである。リッジ105が形成されない領域には、p型AlGa_Nクラッド層95の下層部分が残る。リッジ105は、基板法線方向に沿って見たとき、横方向成長により形成された部分85aとリッジ15とが重なるように配置される。

図30に示すように、リッジ105は、複数の第2のバッファ層85のうち一部の第2のバッファ層85の上方に配置される。リッジ105の配置されない領域にも第2のバッファ層85を形成するのは、選択成長の再現性、安定性を高めるためである。

- 5 図31に戻って、説明を続ける。p型AlGa_Nクラッド層95及びリッジ105を覆うように、厚さ0.2 μ mのSiO₂膜100を堆積させる。リッジ105の上面に沿うように、SiO₂膜100に開口100aを形成する。開口100aの幅は2 μ mである。

- SiO₂膜100及び開口100の底面に露出したp型Ga_Nコンタクト層96の表面上に、p側電極101を形成する。p側電極101は、厚さ0.1 μ mのNi層と厚さ0.1 μ mAu層とを積層した2層構造を有する。p側電極101を所望の形状にパターンニングする。

図30に示すように、SiC基板81の裏面上に、n側電極102を形成する。n側電極102は、厚さ0.2 μ mのNi層である。

- 15 第2のバッファ層85の長手方向に直交する(1-100)面で劈開する。劈開により形成されるレーザ共振器長は500 μ mである。

- 第6の実施例によると、レーザ発振領域が、横方向成長により形成された転位密度の低い部分85aの上に配置される。このため、発光部の転位密度が低くなり、しきい値電流の低減及び長寿命化を図ることが可能になる。また、第2のバッファ層85が配置されない領域において、n型AlGa_Nクラッド層90が第1のバッファ層83上にエピタキシャル成長する。このため、多結晶膜の形成が防止される。

- 第6の実施例では、第2のバッファ層85の幅を18 μ m、厚さを4 μ mとした。本願発明者の実験によると、第2のバッファ層85を厚くし、かつ広くと、クラックが発生しやすくなることがわかった。

図32に、第2のバッファ層の膜厚と幅を変化させたときのクラックの発生の状況を示す。横軸は第2のバッファ層85の幅を単位 μ mで表し、縦軸は厚さを単位 μ mで表す。図中の白丸印は、クラックが発生しなかった場合を示し、バツ印は、クラックが発生した場合を示す。図中の点線は、クラックが発生した場合

と発生しなかった場合との境界、すなわちクラックが発生しないための臨界膜厚を示す。第2のバッファ層の幅を狭くするに従って、臨界膜厚が厚くなっていることがわかる。

横方向成長による転位密度低下の十分な効果を得るためには、第2のバッファ層の厚さを $4\text{ }\mu\text{m}$ 以上にすることが好ましい。膜厚が $4\text{ }\mu\text{m}$ 以上の領域において、膜厚を $T\text{ }[\mu\text{m}]$ 、幅を $W\text{ }[\mu\text{m}]$ とすると、クラックの発生しない範囲は、

【数1】

$$\log T \leq -0.7 \times \log W + 2$$

と表される。すなわち、第2のバッファ層の膜厚と幅とを、上記不等式を満たすように設定することが好ましい。

上記第6の実施例では、図28に示す選択成長用マスク84をすべて除去し、横方向成長により形成された部分85aの下にエアギャップを画定した。図28の状態において、選択成長用マスク84のうち露出している部分のみを除去し、横方向成長により形成された部分85aの下に選択成長用マスクの一部を残してもよい。選択成長用マスクの一部を残すためには、選択成長用マスク84をバッファードフッ酸でエッチングすればよい。

次に、図33～図36を参照して、第7の実施例について説明する。

図33に示すように、SiC基板111の表面上に、リッジ状の複数のAlGaInパターン112を形成する。AlGaInパターン112の厚さは $0.1\text{ }\mu\text{m}$ であり、不純物濃度は $6 \times 10^{18}\text{ cm}^{-3}$ であり、Al組成比は9%である。AlGaInパターン112の各々の幅は $4\text{ }\mu\text{m}$ であり、ピッチは $30\text{ }\mu\text{m}$ である。AlGaInパターン112は、第1の実施例の図1に示すAlGaInパターン12の形成工程、または図6から図8までの工程と同様の方法で形成される。

図34に示すように、AlGaInパターン112を種結晶として、MOVPEによりn型GaNバッファ層113を選択成長させる。相互に隣接するAlGaInパターン112から成長したGaNバッファ層113が合体する前に、成長を停止させる。n型GaNバッファ層113の厚さは $4\text{ }\mu\text{m}$ であり、幅は $18\text{ }\mu\text{m}$ であり、不純物濃度は $3 \times 10^{17}\text{ cm}^{-3}$ である。図32からわかるように、この膜厚及び幅のとき、GaNバッファ層113内にクラックは発生しない。

図35に示すように、AlGaInパターン113の上にレーザ構造を形成し、SiC基板111の裏面上にn側電極102を形成する。レーザ構造の構成及び作製方法は、図30及び図31に示す第6の実施例のものと同様である。図35の各構成部分に、図30の対応する構成部分に付された参照符号と同一の参照符号5が付されている。

基板法線方向に沿って見たとき、リッジ105が、AlGaInパターン112と重ならないように配置される。これにより、GaNバッファ層113のうち横方向成長により形成された転位密度の低い部分の上にレーザ発振部が配置される。このため、半導体レーザのしきい値を低減させ、信頼性を高めることができる。また、第7の実施例では、発光部分の下にエアーギャップが無い場合、高い放熱特性を確保することができる。

次に、図36～図38を参照して、第8の実施例について説明する。

図36に示す状態に至るまでの工程を説明する。SiC基板121の表面上に、n型AlGaIn層、n型GaN層、SiO₂層をこの順番に形成する。SiC基板121は、図1に示す第1の実施例で用いたSiC基板11と同様のものである。n型AlGaIn層の厚さは0.1μmであり、不純物濃度は $6 \times 10^{18} \text{ cm}^{-3}$ であり、Al組成比は9%である。n型GaN層の厚さは1.5μmであり、不純物濃度は $6 \times 10^{18} \text{ cm}^{-3}$ である。SiO₂膜の厚さは0.1μmである。

この3層をパターニングし、縞状に配置された複数の積層パターン125を形成する。積層パターン125は、n型AlGaInパターン122、n型GaNパターン123、及びSiO₂パターン124がこの順番に積層された3層構造を有する。積層パターン125の各々はSiC基板121の<1-100>方向に平行に配置され、その幅は4μmであり、ピッチは30μmである。

図37に示すように、AlGaInパターン122及びGaNパターン123を種結晶として、MOVPEによりn型GaNバッファ層130を選択成長させる。図15～図17に示された選択成長の場合と同様に、AlGaInパターン122及びGaNパターン123の側面から横方向の結晶成長が始まる。さらに結晶成長を続けると、積層パターン125の側面及び上面が、n型GaNバッファ層

130で覆われる。

相互に隣接する積層パターン125から成長したGa_{1-y}Nバッファ層130が合体する前に、成長を停止させる。n型Ga_{1-y}Nバッファ層130の厚さは4μmであり、幅は18μmであり、不純物濃度は $3 \times 10^{17} \text{ cm}^{-3}$ である。ここで、
5 n型Ga_{1-y}Nバッファ層130の厚さは、SiC基板121の表面からの厚さである。図32からわかるように、この膜厚及び幅のとき、Ga_{1-y}Nバッファ層130内にクラックは発生しない。

図38に示すように、Ga_{1-y}Nバッファ層130の上にレーザ構造を形成し、SiC基板121の裏面上にn側電極102を形成する。レーザ構造の構成及び作
10 製方法は、図30及び図31に示す第6の実施例のものと同様である。図38の各構成部分に、図30の対応する構成部分に付された参照符号と同一の参照符号が付されている。

n型Ga_{1-y}Nバッファ層130は、すべての領域において転位濃度が低くなる。このため、リッジ105は、n型Ga_{1-y}Nバッファ層130の上方のどの場所に配
15 置してもよい。第8の実施例においても、第7の実施例の場合と同様に、半導体レーザのしきい値を低減させ、信頼性を高めることができる。

上記第6～第8の実施例では、レーザ構造を形成するための下地のバッファ層としてGa_{1-y}N層を用いたが、より一般的にAl_yGa_{1-y}N層を用いてもよい。また、バッファ層を選択成長させるための種結晶として、Ga_{1-y}NもしくはAlGa
20 a_{1-y}Nを用いたが、より一般的にAl_xGa_{1-x}Nを用いてもよい。このとき、種結晶のAl組成比xと、バッファ層のAl組成比yとを、 $y < x$ なる関係を満たすように選択すると、選択成長を容易に行うことができる。このため、上述のxとyとの関係を、 $y < x$ とすることが好ましい。なお、種結晶となるAl_xGa_{1-x}NのAl組成比xが0、すなわち種結晶がGa_{1-y}Nである場合には、バッファ
25 層のAl組成比yも0、すなわちバッファ層もGa_{1-y}Nで形成する。

以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

請求の範囲

1. SiCからなる基板と、
前記基板の表面上に形成され、面内に離散的に分布する複数の Al_xGa_{1-x}
 - 5 Nパターン ($0 \leq x \leq 1$) と、
前記基板の表面及び前記 Al_xGa_{1-x} Nパターンを覆う Al_yGa_{1-y} Nバッファ層 ($0 \leq y \leq 1$) と、
前記 Al_yGa_{1-y} Nバッファ層の上に形成されたレーザ構造とを有する半導体レーザ。
- 10 2. 前記 Al_xGa_{1-x} Nパターンの x と、前記 Al_yGa_{1-y} Nバッファ層の y とが、 $y < x$ の関係を満たす請求項1に記載の半導体レーザ。
3. 前記 Al_xGa_{1-x} Nパターンにおける x が、 $0.09 \leq x \leq 0.40$ である請求項1に記載の半導体レーザ。
- 15 4. 前記基板の法線方向に沿って見たとき、前記レーザ構造の発振領域と前記 Al_xGa_{1-x} Nパターンとが重ならないように配置されている請求項1に記載の半導体レーザ。
- 20 5. 前記基板の法線方向に沿って見たとき、前記レーザ構造の発振領域と前記 Al_xGa_{1-x} Nパターンとが重なるように配置されている請求項1に記載の半導体レーザ。
- 25 6. SiCからなる基板上に、 Al_xGa_{1-x} N層 ($0 \leq x \leq 1$) を成長させる工程と、
前記 Al_xGa_{1-x} N層を選択的にエッチングし、前記基板の一部を露出させる工程と、
残った前記 Al_xGa_{1-x} N層を種結晶として、 Al_yGa_{1-y} Nバッファ層

($0 \leq y \leq 1$) を選択成長させる工程と、

前記 $Al_yGa_{1-y}N$ バッファ層上にレーザ構造を形成する工程と
を有する半導体レーザの製造方法。

- 5 7. 前記 $Al_xGa_{1-x}N$ 層の x と、前記 $Al_yGa_{1-y}N$ バッファ層の y とが、
 $y < x$ の関係を満たす請求項 6 に記載の半導体レーザ。

8. SiC からなる基板の上に、酸化珪素膜を堆積させる工程と、

- 10 前記酸化珪素膜を選択的にエッチングし、前記基板の表面の一部を露出させる
工程と、

前記基板の露出した表面上に、 $Al_xGa_{1-x}N$ 層 ($0 \leq x \leq 1$) を選択成長
させる工程と、

残った前記酸化珪素膜を除去する工程と、

- 15 選択成長した前記 $Al_xGa_{1-x}N$ 層を種として、 $Al_yGa_{1-y}N$ バッファ層
($0 \leq y \leq 1$) を選択成長させる工程と、

前記 $Al_yGa_{1-y}N$ バッファ層上にレーザ構造を形成する工程と
を有する半導体レーザの製造方法。

- 20 9. 前記 $Al_xGa_{1-x}N$ 層の x と、前記 $Al_yGa_{1-y}N$ バッファ層の y とが、
 $y < x$ の関係を満たす請求項 6 に記載の半導体レーザ。

10. 半導体基板と、

前記半導体基板の表面の一部の領域上に形成され、ナイトライド系 III-V
族化合物半導体からなる下層及び他の材料からなる上層を含む積層パターンと、

- 25 前記積層パターンを覆うように配置された成長層であって、該成長層が、前記
上層の表面上よりも前記下層の側面上に成長しやすいナイトライド系化合物半導
体からなる前記成長層と
を有するナイトライド系 III-V 族化合物半導体装置。

1 1. さらに、前記成長層の上に形成されたダブルヘテロ構造を含むレーザ構造を有する請求項 1 0 に記載のナイトライド系 III-V 族化合物半導体装置。

1 2. 半導体基板の表面の一部の領域上に、ナイトライド系 III-V 族化合物
5 半導体からなる下層及び他の材料からなる上層を含む積層パターンを形成する工程と、

前記積層パターンの下層を種結晶として、その露出した側面から、ナイトライド系 III-V 族化合物半導体からなる成長層を選択成長させる工程とを有する半導体装置の製造方法。

10

1 3. 上記半導体基板が SiC で形成され、上記積層パターンの下層が AlGa
N で形成されている請求項 1 2 に記載の半導体装置の製造方法。

1 4. 上記半導体基板が Si で形成され、上記積層パターンの下層が、AlN 層
15 とその上の GaN 層との積層を含んで構成されている請求項 1 2 に記載の半導体装置の製造方法。

1 5. 半導体基板と、

前記半導体基板の表面の一部の領域上に配置され、III-V 族化合物半導体
20 により形成され、庇状に突出した部分を含むバッファ領域と、

前記バッファ領域の上に形成されたレーザ構造であって、前記半導体基板の法線方向に沿って見たとき、該レーザ構造の発振領域が、前記庇状の部分と重なるように配置されているレーザ構造とを有する半導体レーザ。

25

1 6. 前記レーザ構造を構成する少なくとも一部の半導体層が、前記バッファ領域の庇状部分の先端の側面を覆い、さらに前記半導体基板の表面上にまで達し、前記庇状部分と前記半導体基板の表面との間にエアギャップが画定されている請求項 1 5 に記載の半導体レーザ。

17. 半導体基板の表面上に、開口を有するマスク膜を形成する工程と、
前記開口内に露出した前記半導体基板の表面上に、半導体バッファ領域を選択成長させるとともに、前記開口周辺のマスク膜上にもバッファ領域を横方向に成長させる工程と、
5 長させる工程と、
前記マスク膜を除去する工程と、
前記バッファ領域及び前記半導体基板の表面上に、半導体層を成長させる工程と
を有する半導体装置の製造方法。
- 10
18. さらに、前記半導体層の表面上にレーザ構造を形成する工程であって、前記半導体基板の法線方向に沿って見たとき、該レーザ構造の発振領域が、前記バッファ領域のうち前記マスク膜上に横方向成長により形成された部分と重なるようにレーザ構造を形成する工程と
- 15 を有する請求項17に記載の半導体装置の製造方法。
19. 半導体基板と、
前記半導体基板の表面の一部の領域上に形成され、 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) からなるAlGaInパターンと、
20 前記AlGaInパターンの表面、及び前記半導体基板の表面のうち前記AlGaInパターンの両脇の領域を覆い、 $Al_yGa_{1-y}N$ ($0 \leq y \leq 1$) からなるバッファ層と、
前記バッファ層の表面、及び前記半導体基板の表面のうち該バッファ層の両側の領域を覆うように形成された半導体層と、
25 前記バッファ層の上方に形成されたレーザ構造であって、前記半導体基板の法線方向に沿って見たとき、該レーザ構造の発振領域が前記AlGaInパターンと重ならないように配置されているレーザ構造と
を有する半導体レーザ。

20. 前記 $Al_xGa_{1-x}N$ パターンの x と、前記 $Al_yGa_{1-y}N$ バッファ層の y とが、 $y < x$ の関係を満たす請求項19に記載の半導体レーザ。

21. 半導体基板の表面の一部の領域上に、 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) からなる $AlGaIn$ パターンを形成する工程と、

前記 $AlGaIn$ パターンを種結晶とし、 $Al_yGa_{1-y}N$ ($0 \leq y \leq 1$) からなるバッファ層を選択成長させる工程と、

選択成長した前記バッファ層が前記半導体基板の全表面を覆う前に、選択成長を停止させる工程と

10 有する半導体装置の製造方法。

22. 前記 $Al_xGa_{1-x}N$ パターンの x と、前記 $Al_yGa_{1-y}N$ バッファ層の y とが、 $y < x$ の関係を満たす請求項21に記載の半導体レーザ。

15 23. さらに、前記バッファ層の表面及び前記半導体基板の露出した表面上に、半導体層を成長させる工程と、

前記半導体層の表面上にレーザ構造を形成する工程であって、前記半導体基板の法線方向に沿って見たとき、該レーザ構造の発振領域が、前記バッファ層と重なり、かつ前記 $AlGaIn$ パターンと重ならないようにレーザ構造を形成する工程と

20 を含む請求項21に記載の半導体装置の製造方法。

24. 半導体基板と、

前記半導体基板の表面の一部の領域上に形成され、ナイトライド系III-V族化合物半導体からなる下層及び他の材料からなる上層を含む積層パターンと、

前記積層パターンの表面、及び前記半導体基板の表面のうち前記積層パターンの両脇の領域を覆うように配置され、ナイトライド系化合物半導体からなるバッファ領域であって、前記上層の表面上よりも前記下層の側面上に成長しやすい材料からなるバッファ領域と

を有するナイトライド系 III-V 族化合物半導体装置。

25. さらに、前記バッファ領域の上方に形成されたダブルヘテロ構造を含むレーザ構造を有する請求項 24 に記載のナイトライド系 III-V 族化合物半導体装置。

26. 前記レーザ構造を構成する少なくとも一部の半導体層が、前記バッファ領域の側面上を經由して、前記半導体基板の表面上まで達している請求項 24 に記載のナイトライド系 III-V 族化合物半導体装置。

10

27. 半導体基板の表面の一部の領域上に、ナイトライド系 III-V 族化合物半導体からなる下層及び他の材料からなる上層を含む積層パターンを形成する工程と、

前記積層パターンの下層の露出した側面を種結晶として、ナイトライド系 III-V 族化合物半導体からなるバッファ領域を選択成長させるとともに、横方向成長により、前記積層パターンの上層の表面をも該バッファ領域で覆い、かつ前記半導体基板の表面の一部を覆う工程と、

前記バッファ領域が前記半導体基板の全表面を覆い尽くす前に、前記バッファ領域の選択成長を停止させる工程と

20 有する半導体装置の製造方法。

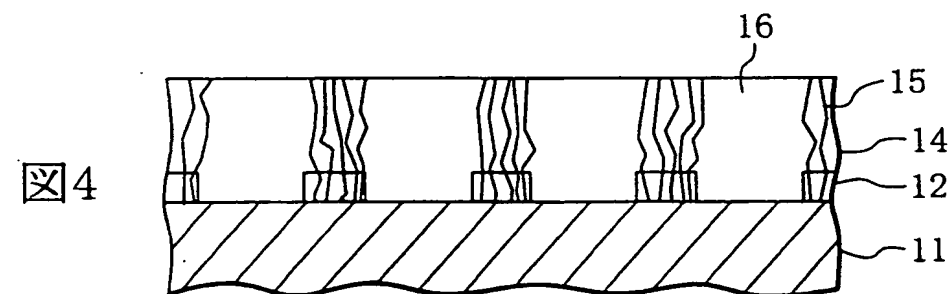
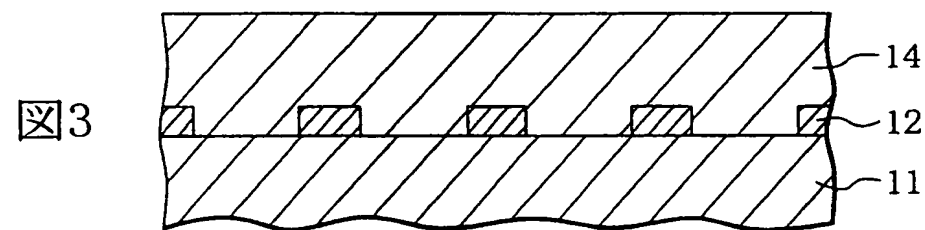
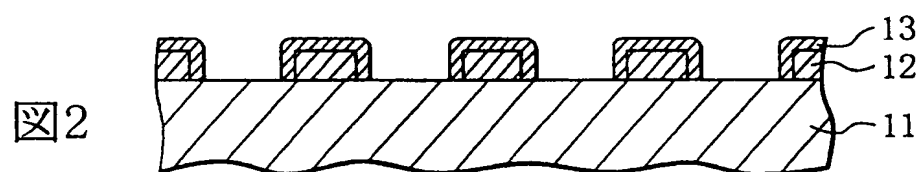
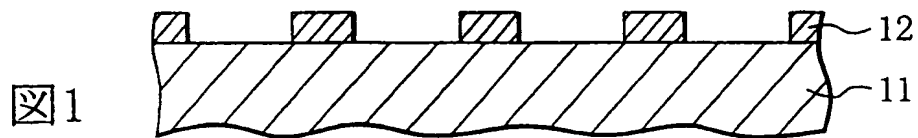
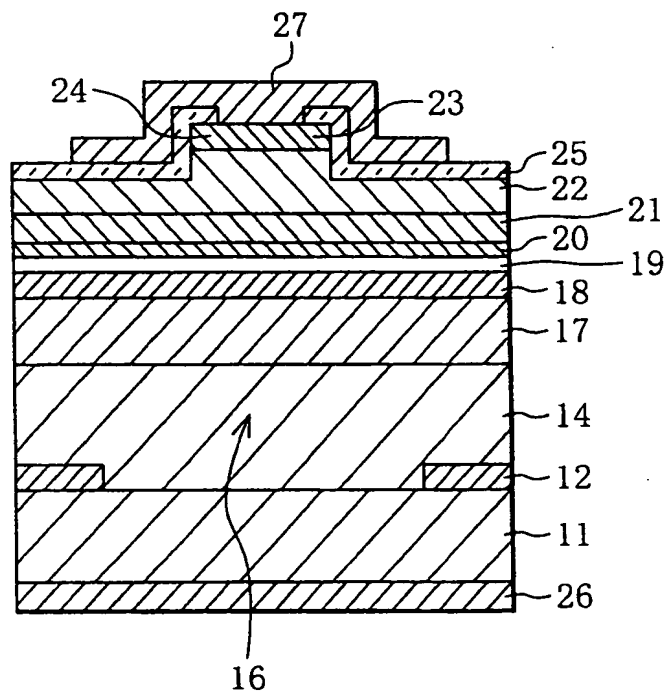
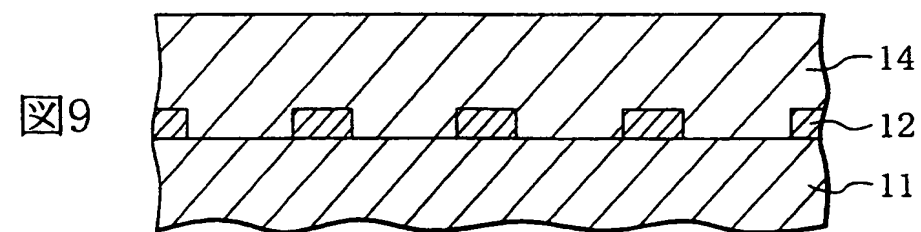
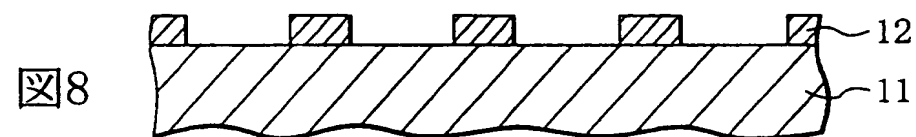
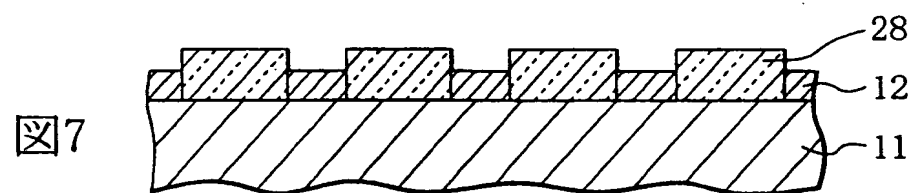
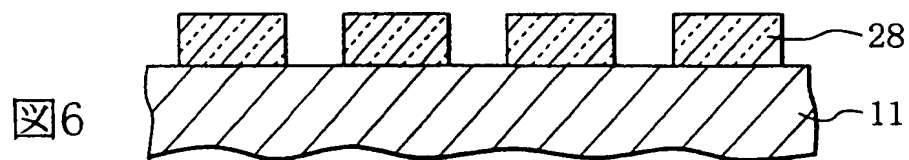
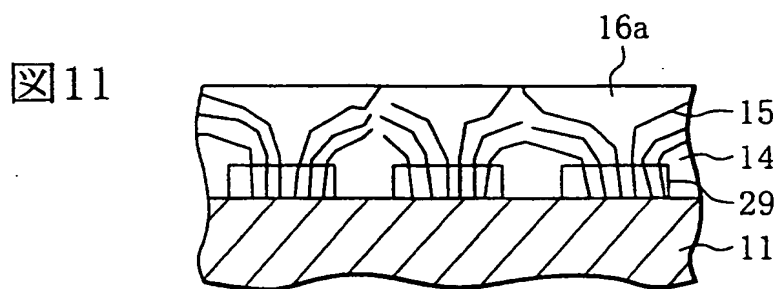
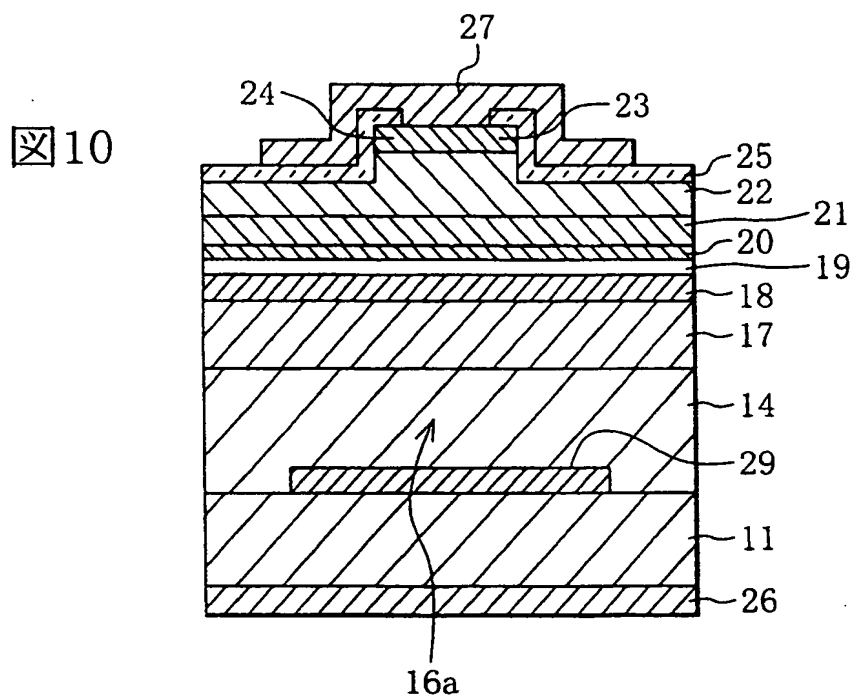


図5







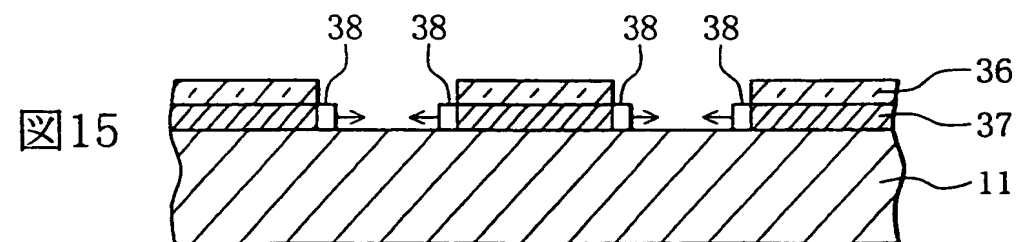
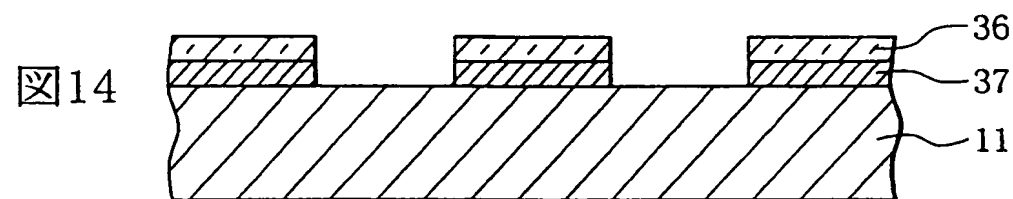
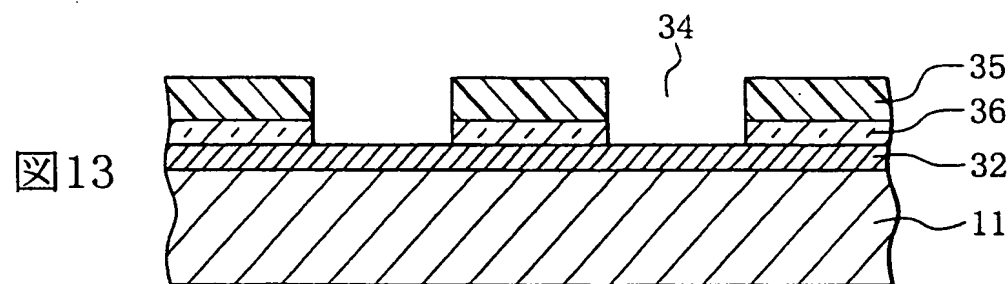
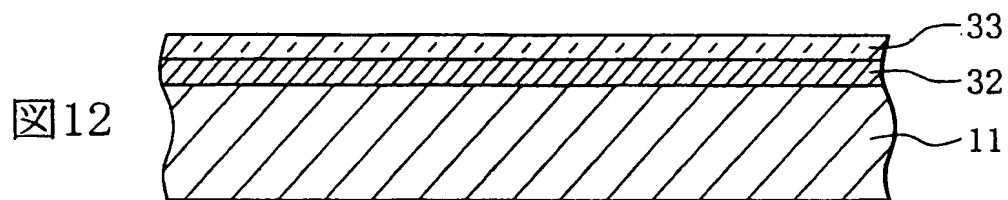


図16

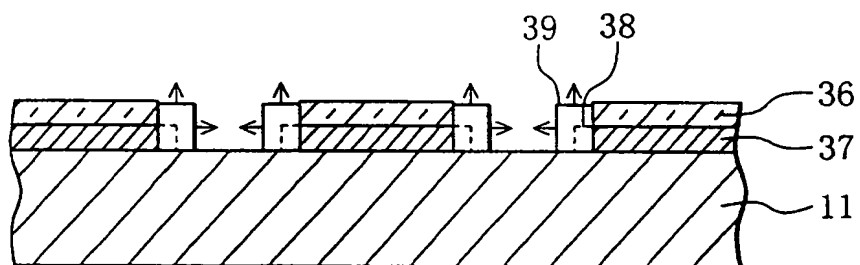


図17

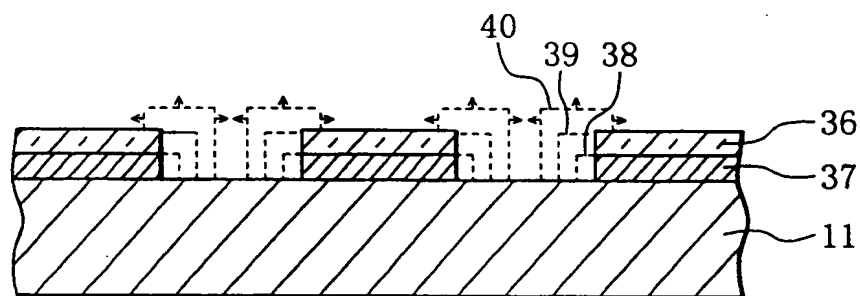


図18

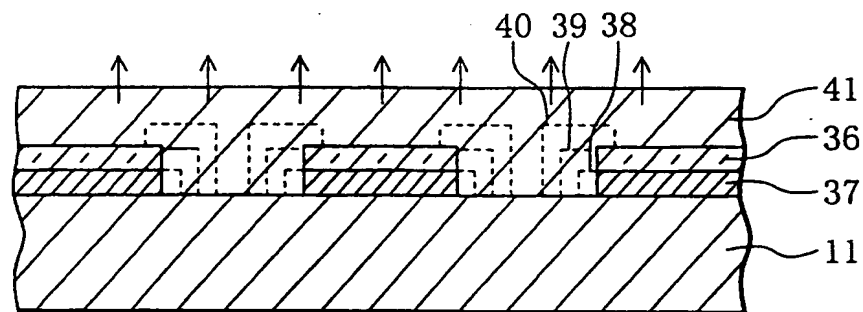
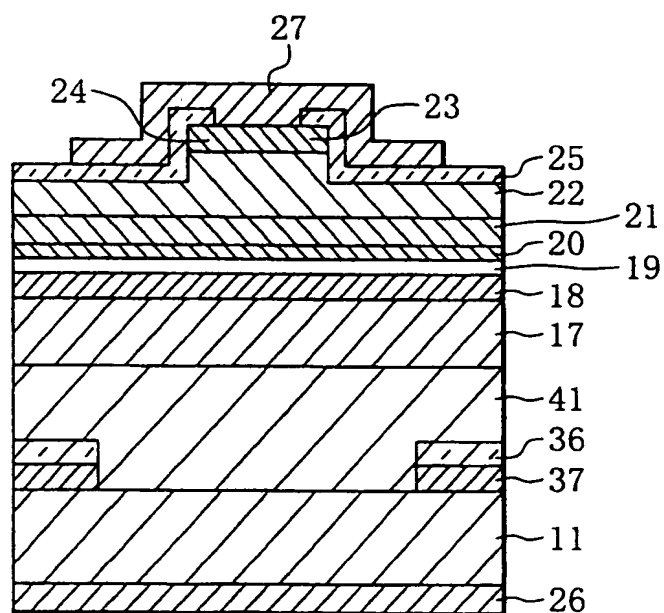
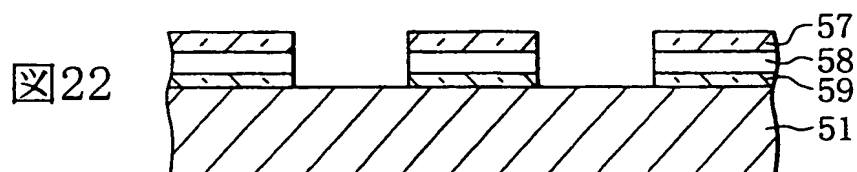
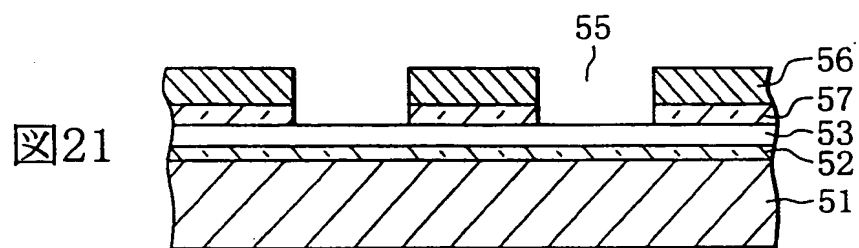
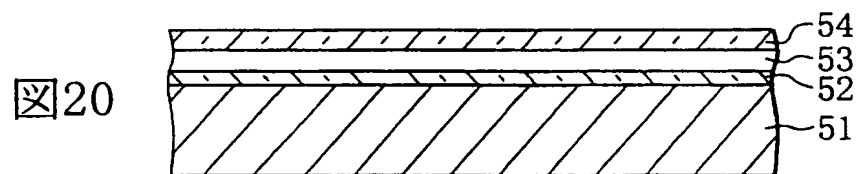
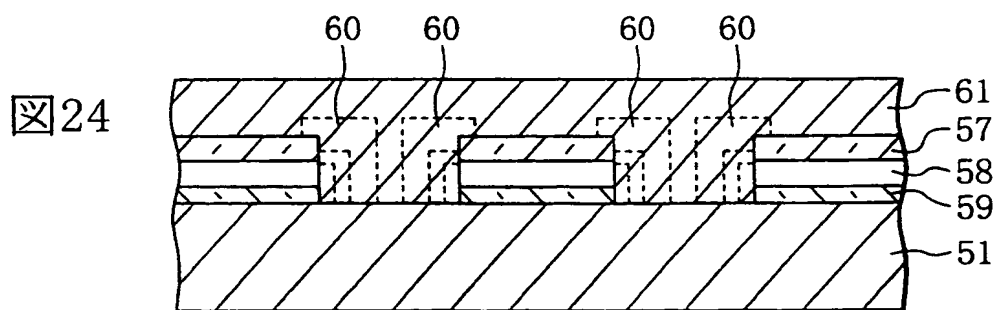
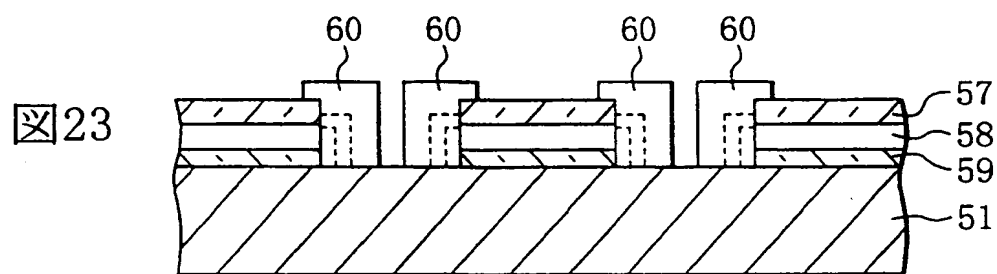
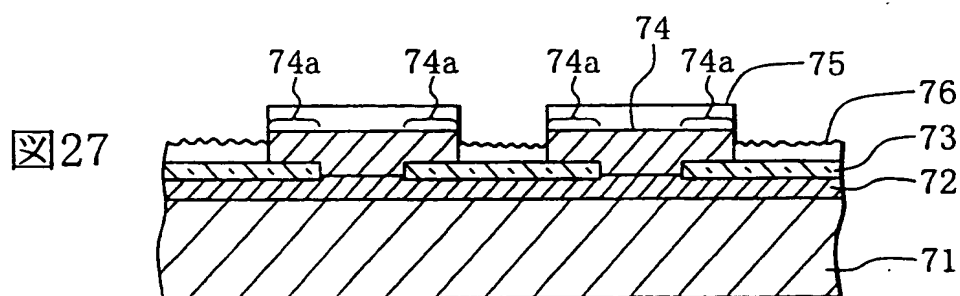
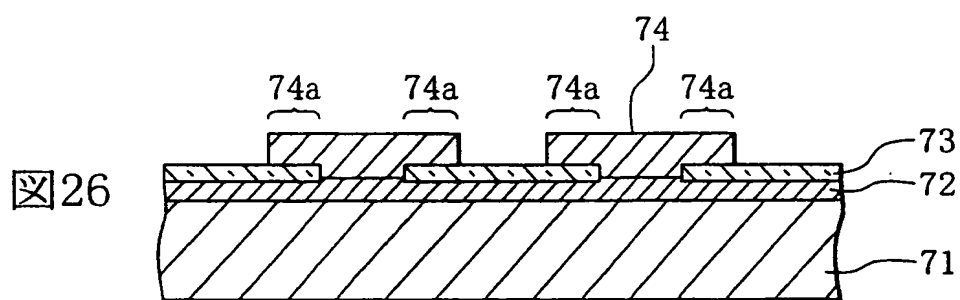
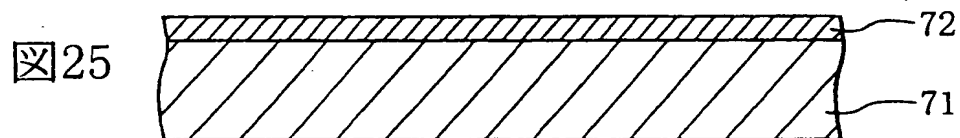


図19









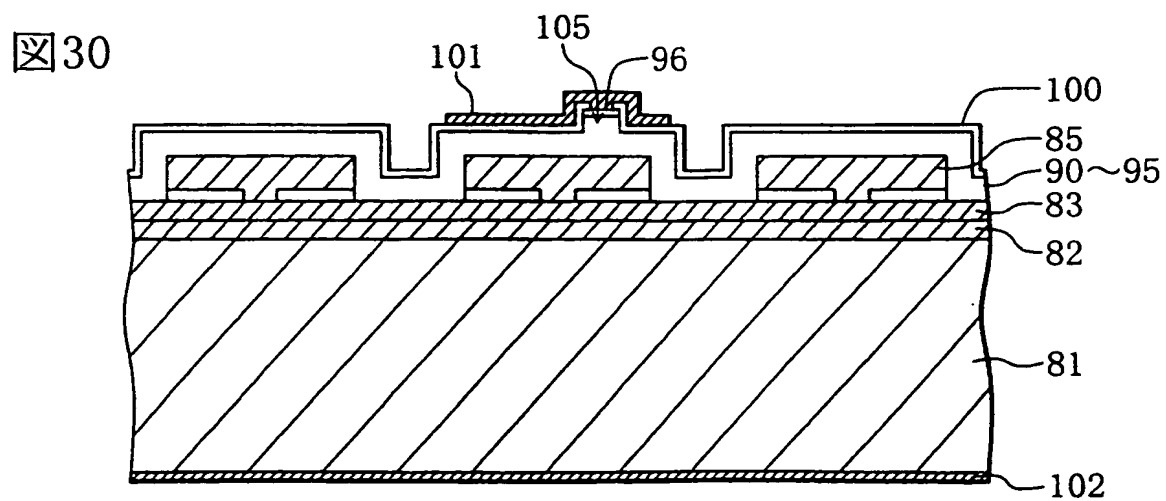
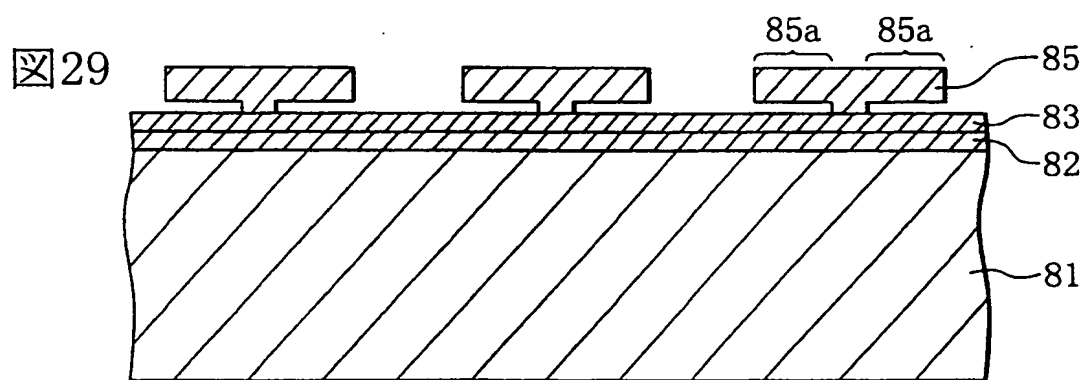
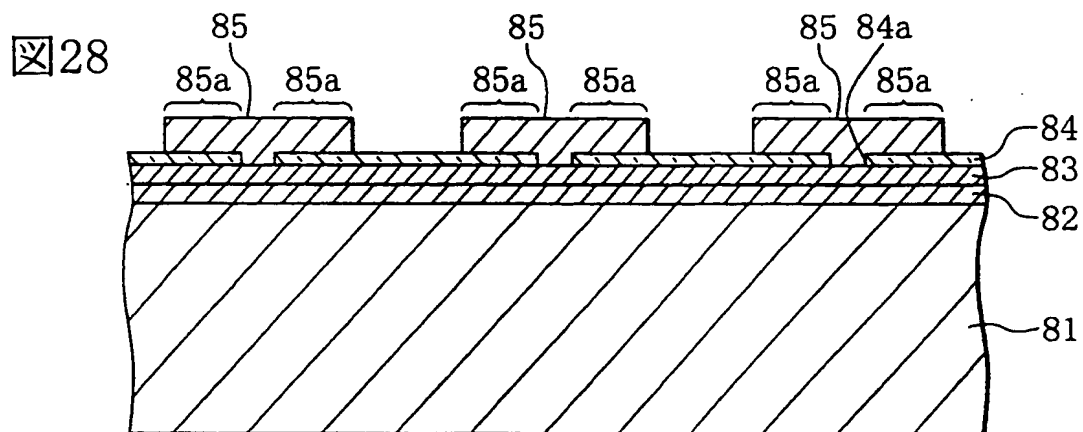


図31

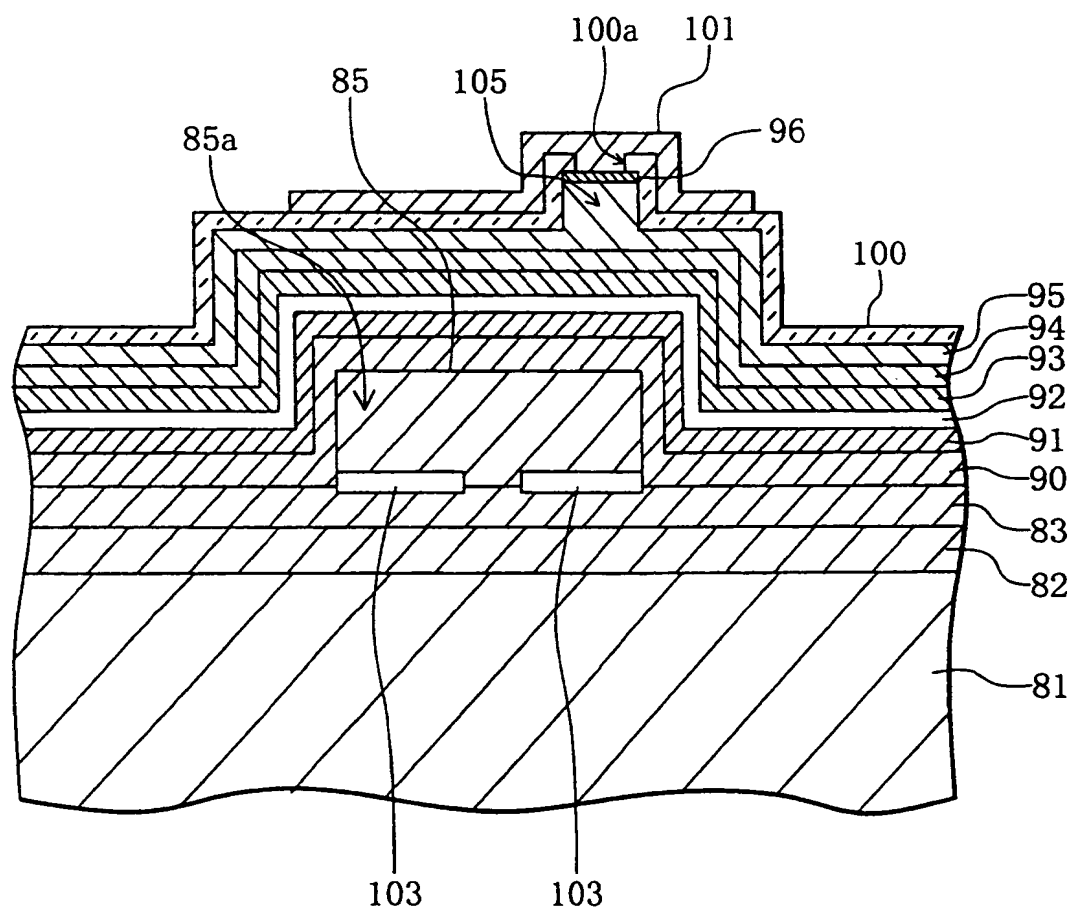


図32

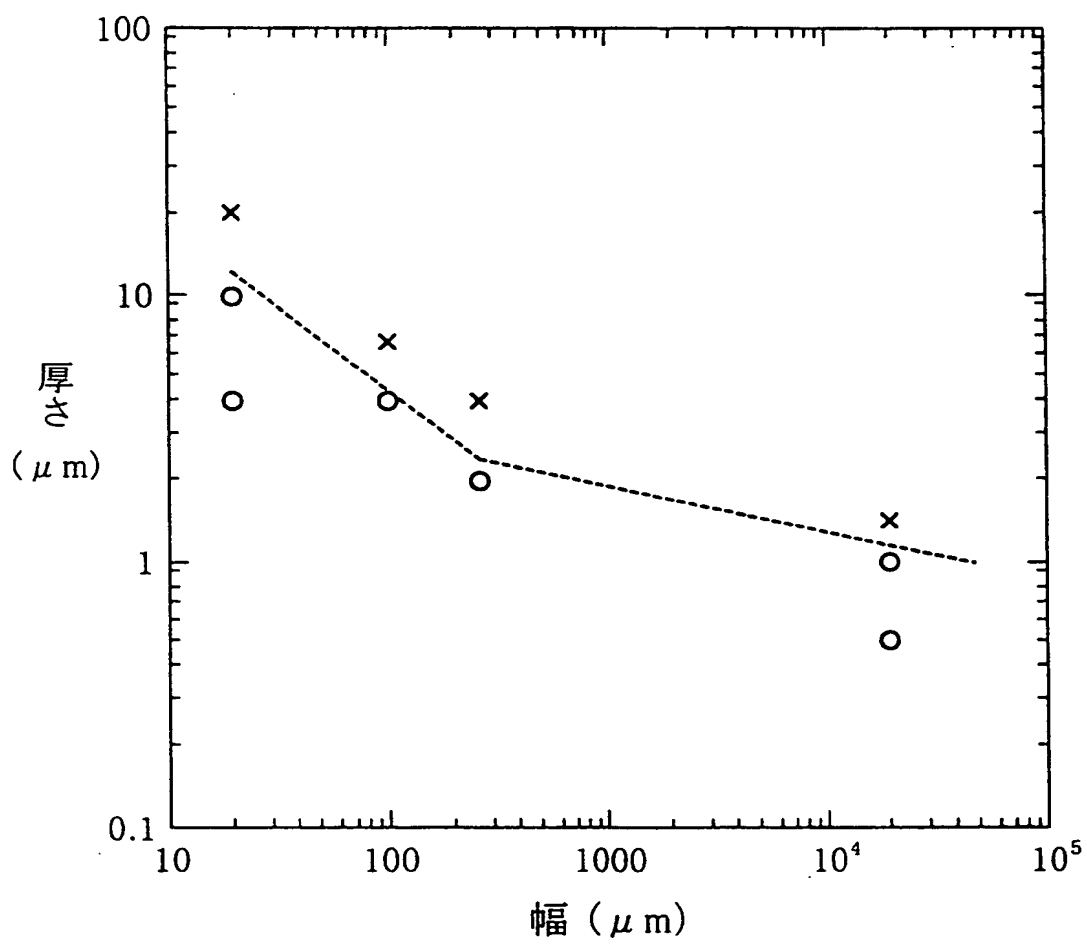


図33

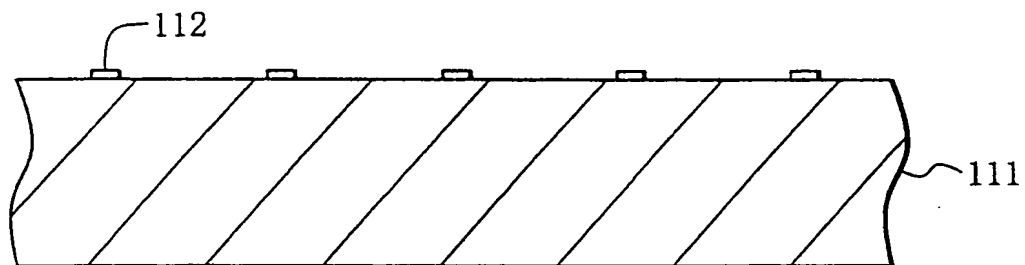


図34

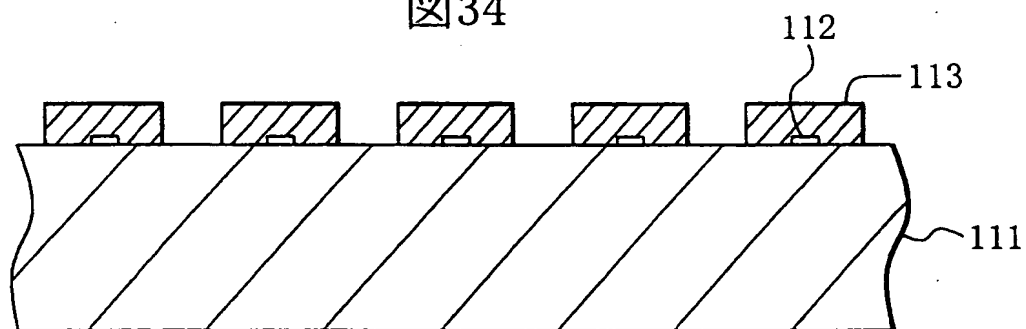


図35

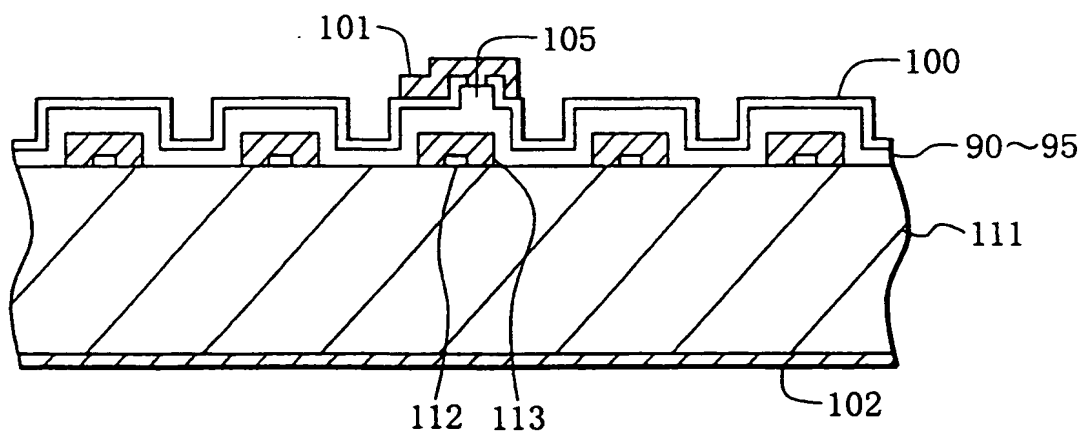


図36

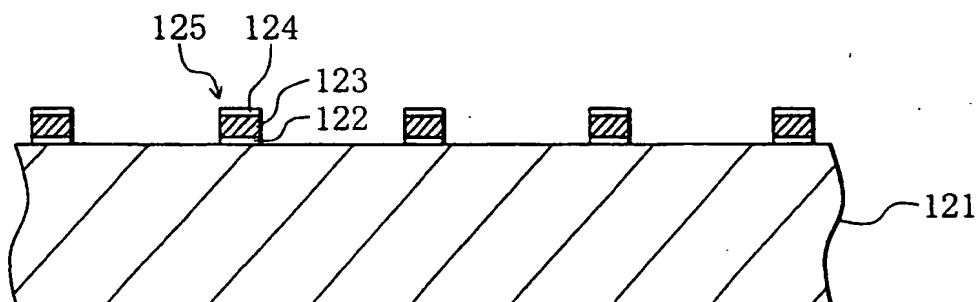


図37

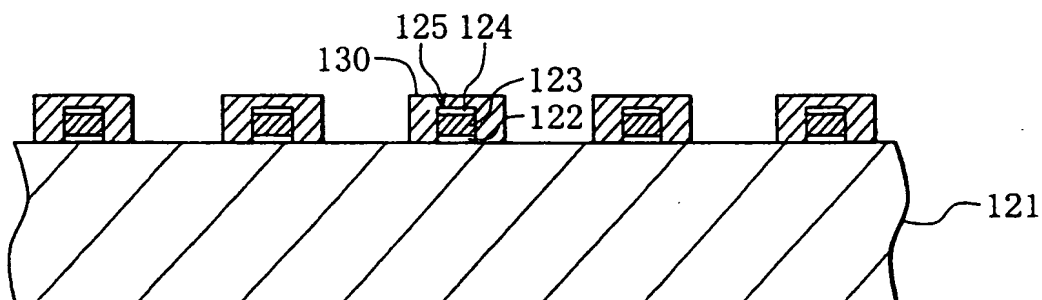


図38

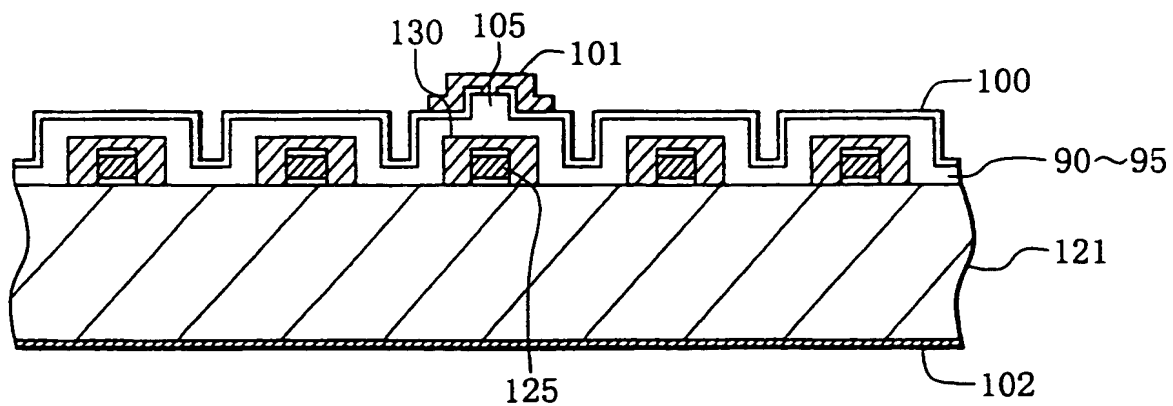


図39

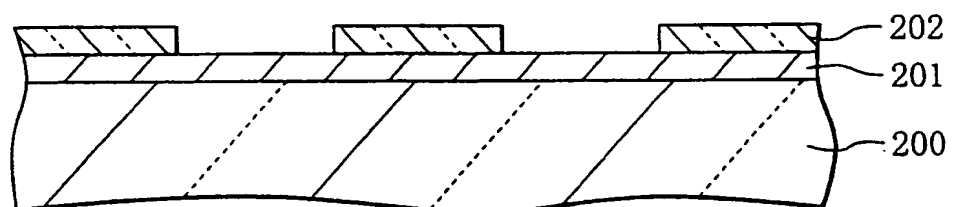


図40

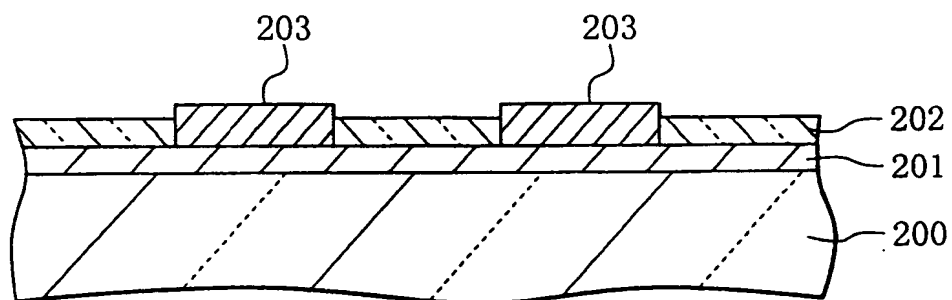


図41

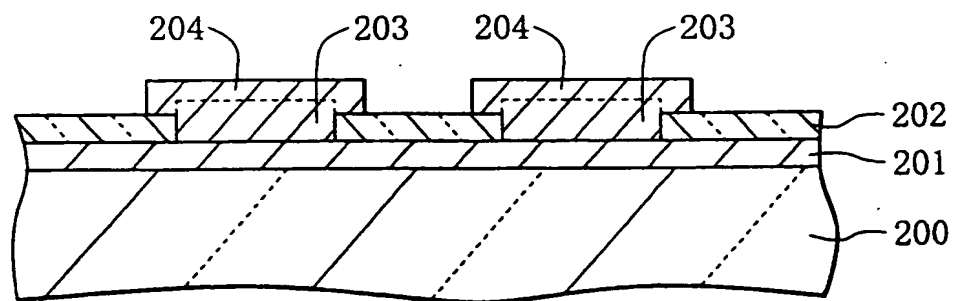


図42

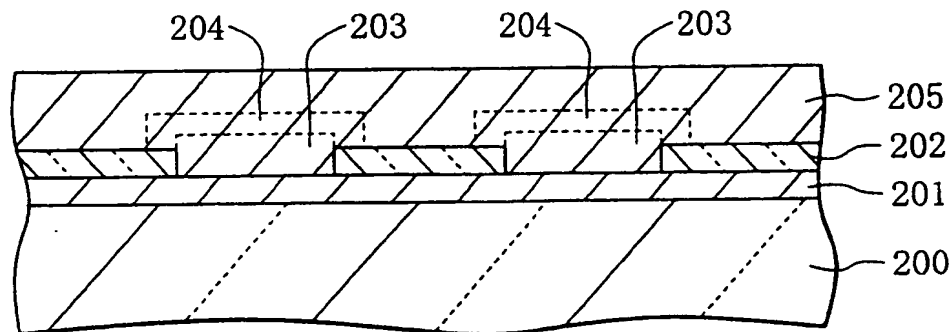


図43

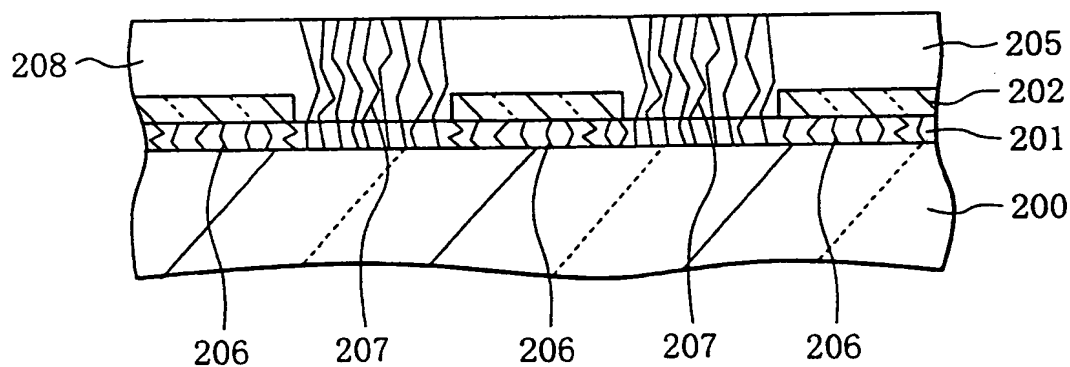


図44

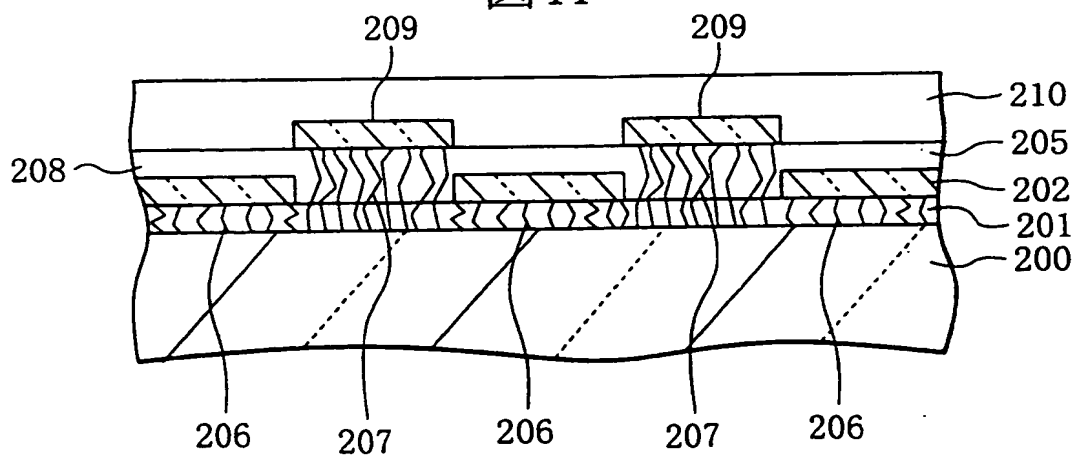
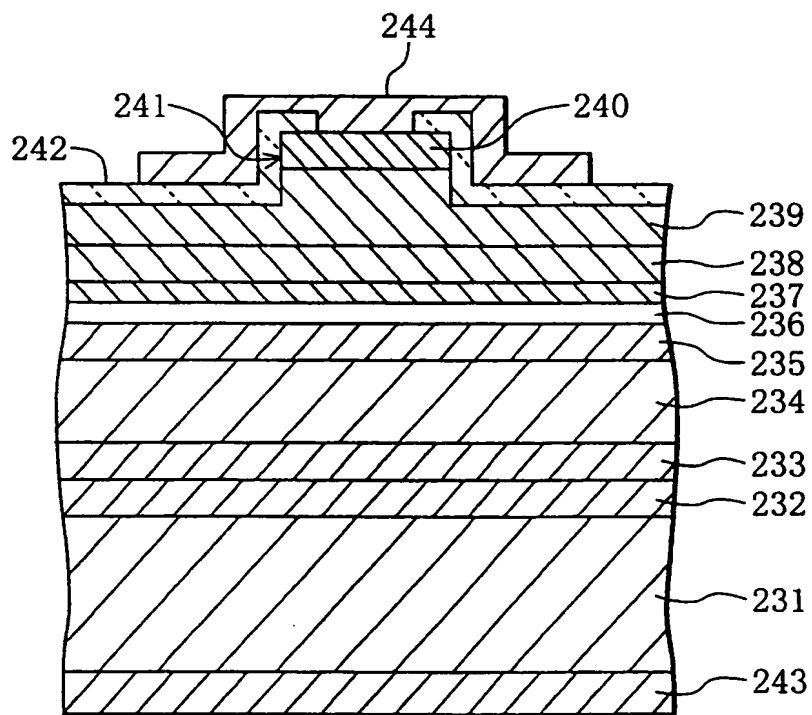


図45



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/03788

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁶ H01S3/18

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁶ H01S3/18, H01L33/00Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-1999
Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
JICST File (JOIS)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	WO, 97/11518, A1 (Hitachi, Ltd.), 27 March, 1997 (27. 03. 97), Full text ; Fig. 14 Full text & EP, 0852416, A1	15 1-14, 16-27
A	JP, 96-255932, A (Matsushita Electric Industrial Co., Ltd.), 1 October, 1996 (01. 10. 96), Full text & US, 5787104, A	1-27
P, A	JP, 98-321911, A (TEMIC TELEFUNKEN microelectronic GmbH), 4 December, 1998 (04. 12. 98), Full text & DE, 19715572, A	15-18
P, A	JP, 99-163402, A (Mitsubishi Cable Industries, Ltd.), 18 June, 1999 (18. 06. 99), Full text ; Fig. 1 (Family: none)	5

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
11 October, 1999 (11. 10. 99)Date of mailing of the international search report
19 October, 1999 (19. 10. 99)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/03788

Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:

because they relate to subject matter not required to be searched by this Authority, namely:

2. ☒ Claims Nos.: 9

because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

Although claim 9 defines an invention of product, it refers to claim 6 defining an invention of process.

3. ☐ Claims Nos.:

because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:Remark on Protest ☐ The additional search fees were accompanied by the applicant's protest.☐ No protest accompanied the payment of additional search fees.


INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/03788

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, A	YASUTOSHI KAWAGUCHI ET AL., Selective area growth (SAG) and epitaxial lateral overgrowth (ELO) of wurtzite GaN on (111) Si substrate by metalorganic vapor phase epitaxy, Institute of Physics Conference Series, 1998, Num. 162, P.687-692	14
P, A	TSVETANKA S. ZHELEVA ET AL., Pendeco-Epitaxy: A New Approach for Lateral Growth of Gallium Nitride Films, Journal of Electronic Materials, 1999, Vol. 28, L5-L8	1-27

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁶ H01S3/18		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁶ H01S3/18 H01L33/00		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-1999年 日本国登録実用新案公報 1994-1999年 日本国実用新案登録公報 1996-1999年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
JICSTファイル (JOIS)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X A	WO, 97/11518, A1 (株式会社日立製作所) 27. 3月. 1997 (27. 03. 97) 全文、第14図 全文 & EP, 0852416, A1	15 1-14、 16-27
A	JP, 96-255932, A (松下電器産業株式会社) 1. 10月. 1996 (01. 10. 96) 全文 & US, 5787104, A	1-27
P, A	JP, 98-321911, A (TEMIC TELEFUNKEN microelectron ic GmbH)	15-18
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		
の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 11. 10. 99		国際調査報告の発送日 19.10.99
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 小原 博生  電話番号 03-3581-1101 内線 3253

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
	4. 12月. 1998 (04. 12. 98) 全文 &DE, 19715572, A	
P, A	JP, 99-163402, A (三菱電線工業株式会社) 18. 6月. 1999 (18. 06. 99) 全文, 図1 (ファミリーなし)	5
P, A	YASUTOSHI KAWAGUCHI ET.AL., Selective area growth (SAG) and e pitaxial lateral overgrowth (ELO) of wurtzite GaN on (111) S i substrate by metalorganic vapor phase epitaxy, Institute of Physics Conference Series, 1998, Num. 162, P. 687-692	14
P, A	TSVETANKA S. ZHELEVA ET.AL., Pendeo-Epitaxy: A New Approach for Lateral Growth of Gallium Nitride Films, Journal of Electron ic Materials, 1999, Vol. 28, L5-L8	1-27

第Ⅰ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. ☒ 請求の範囲 _____ 9 は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
請求項9は、物の発明であるにも関わらず、方法の発明である請求項6を引用している。
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅱ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。
☐ 追加調査手数料の納付と共に出願人から異議申立てがなかった。